

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA**

Patricia Giacomelli

**UMA FERRAMENTA GRÁFICA PARA O PROJETO DE
TRANSISTORES MOS EM CIRCUITOS ANALÓGICOS**

Florianópolis

2003

Patricia Giacomelli

**UMA FERRAMENTA GRÁFICA PARA O PROJETO DE
TRANSISTORES MOS EM CIRCUITOS ANALÓGICOS**

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para a obtenção do Grau de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Carlos Galup Montoro

Florianópolis
2003

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Giacomelli, Patricia

Uma ferramenta gráfica para o projeto de transistores
MOS em circuitos analógicos / Patricia Giacomelli ;
orientador, Carlos Galup Montoro - Florianópolis, SC, 2003.
103 p.

Dissertação (mestrado) - Universidade Federal de Santa
Catarina, Centro Tecnológico. Programa de Pós-Graduação em
Engenharia Elétrica.

Inclui referências

1. Engenharia Elétrica. 2. Dimensionamento de
transistores MOS. 3. Automação de projetos. 4. Ferramenta
gráfica. I. Montoro, Carlos Galup. II. Universidade
Federal de Santa Catarina. Programa de Pós-Graduação em
Engenharia Elétrica. III. Título.

Patricia Giacomelli

UMA FERRAMENTA GRÁFICA PARA O PROJETO DE TRANSISTORES MOS EM CIRCUITOS ANALÓGICOS

Esta Dissertação foi julgada adequada para obtenção do Título de Mestre em Engenharia Elétrica, Área de Concentração em Circuitos e Sistemas Integrados, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.

Florianópolis, 10 de abril de 2003.

Prof. Edson Roberto De Pieri, Dr.
Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

Banca Examinadora:

Prof. Carlos Galup Montoro, Dr.
Orientador
Universidade Federal de Santa Catarina

Prof. Márcio Cherem Schneider, Dr.
Universidade Federal de Santa Catarina

Prof. Oscar da Costa Gouveia Filho, Dr.
Universidade Federal do Paraná

Prof. Raimes Morais, Ph.D.
Universidade Federal de Santa Catarina

AGRADECIMENTOS

Inicialmente, quero agradecer a meus pais e irmãs por todo amor, carinho, incentivo e apoio incondicional na realização das tarefas por mim escolhidas.

Agradeço também à Universidade Federal de Santa Catarina e ao corpo docente e administração do Programa de Pós-graduação em Engenharia Elétrica, em especial aos professores do LCI, Prof. Dr. Carlos Galup Montoro e Prof. Dr. Márcio Cherem Schneider, por todos os ensinamentos, orientações e suporte.

Pelo companheirismo, carinho, contribuição e pelas inúmeras risadas e momentos sem igual, agradeço aos colegas de laboratório e a todos os amigos, em especial a Juliana, Tércio, Ricardo, Ana e Priscila.

Agradeço ainda a CAPES pelo apoio financeiro ao longo destes dois anos.

Por fim, peço desculpas a todas as pessoas que fizeram parte da minha vida durante a elaboração deste trabalho, mas que não foram aqui citadas. Vocês podem estar certos de que fazem parte das minhas lembranças e a todos, minha gratidão.

RESUMO

Este trabalho apresenta uma ferramenta gráfica para o projeto de transistores para circuitos analógicos MOS. Desenvolvida a partir de um software comercial, essa ferramenta é baseada no modelo ACM, válido em todas as regiões de operação do transistor MOS. A utilização dessa ferramenta permite ao usuário visualizar e explorar o espaço de projeto, a fim de determinar as dimensões e as características do transistor a partir de um conjunto de especificações e parâmetros tecnológicos. Como exemplo da aplicabilidade da ferramenta são apresentados alguns projetos de amplificadores.

Palavras-chave: amplificadores MOS, automação de projeto, circuitos integrados analógicos MOS, dimensionamento de transistores, ferramenta gráfica.

ABSTRACT

This work presents a graphical tool for transistor-level design of analog MOS circuits. This tool is developed using commercial software and it is based on the ACM model, valid in all operating regions of the MOS transistor. By using this tool the designer is allowed to visualize and explore the design space in order to size and characterize the transistor for a set of specifications and technological parameters. Some examples of amplifiers design are given to demonstrate the applicability of the tool.

Keywords: design automation, graphical tool, MOS amplifiers, MOS analog integrated circuits, transistor sizing.

LISTA DE FIGURAS

Figura 2.1	Transistor MOS canal N	29
Figura 2.2	Característica de saída para um transistor canal N canal longo, com a tensão V_{GS} como parâmetro: (a) escala logarítmica, (b) escala linear	31
Figura 2.3	Tensão de saturação normalizada em função de i_f ..	34
Figura 2.4	Relação ϕ_{tg_m}/I_D em função de i_f	34
Figura 2.5	Frequência de ganho unitário normalizada em função de i_f	36
Figura 2.6	Definição da tensão de Early	37
Figura 2.7	Ganho de tensão DC em função do comprimento de canal para nível de inversão ($i_f = 2, 8, 32, 128$ e 512) e frequência de transição constantes, considerando $f_1 = 100\text{kHz}$, $f_2 = 1\text{MHz}$, $f_3 = 10\text{MHz}$ e $f_4 = 100\text{MHz}$, com $L_{\min} = 0.1\mu\text{m}$, $C'_{ox} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$	38
Figura 3.1	Amplificador fonte-comum ideal	39
Figura 3.2	Amplificador diferencial	40
Figura 3.3	Amplificador de transcondutância Miller	42
Figura 3.4	Equivalente AC do circuito do amplificador de transcondutância	42
Figura 4.1	Estrutura do programa desenvolvido	46
Figura 4.2	Tela para a escolha do caso a ser utilizado	46
Figura 4.3	Tela de ajuda para a escolha do caso a partir dos conjuntos de especificações	47
Figura 4.4	Especificações e parâmetros tecnológicos para Amplificador I	48
Figura 4.5	Especificações e parâmetros tecnológicos para Amplificador II	49
Figura 4.6	Especificações e parâmetros tecnológicos para Transconductor	50
Figura 4.7	Especificações e parâmetros tecnológicos para Espelho de Corrente	51
Figura 4.8	Procedimento para o cálculo do espaço de projeto no caso Amplificador I	52
Figura 4.9	Espaço de projeto obtido para a opção Amplificador I utilizando como especificações e parâmetros tecnológicos $L_{\min} = 1\mu\text{m}$, $C'_{ox} =$	

	$2\text{fF}/\mu\text{m}^2$, $V_T = 0.5\text{V}$, $n = 1.25$, $\mu_0 = 500\text{cm}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$, $g_m = 4\mu\text{A}/\text{V}$, $f_{T\text{min}} = 1\text{MHz}$, $f_{T\text{max}} = 10\text{MHz}$ e $A_{\text{vomin}} = 1000$	53
Figura 4.10	Procedimento para o cálculo do espaço de projeto no caso Amplificador II	54
Figura 4.11	Espaço de projeto obtido para a opção Amplificador II utilizando como especificações e parâmetros tecnológicos $L_{\text{min}} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $V_T = 0.5\text{V}$, $n = 1.25$, $\mu_0 = 500\text{cm}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$, $g_m = 4\mu\text{A}/\text{V}$, $f_{T\text{min}} = 1\text{MHz}$, $f_{T\text{max}} = 10\text{MHz}$ e $I_{D\text{min}} = 200\text{nA}$	55
Figura 4.12	Procedimento para o cálculo do espaço de projeto no caso Transcondutor	56
Figura 4.13	Espaço de projeto obtido para a opção Transcondutor utilizando como especificações e parâmetros tecnológicos $L_{\text{min}} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $V_T = 0.5\text{V}$, $n = 1.25$, $\mu_0 = 500\text{cm}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$, $g_m = 4\mu\text{A}/\text{V}$, $f_{T\text{min}} = 1\text{MHz}$, $i_{f\text{min}} = 1$ e $i_{f\text{max}} = 100$	57
Figura 4.14	Procedimento para o cálculo do espaço de projeto no caso Espelho de Corrente	58
Figura 4.15	Espaço de projeto obtido para a opção Espelho de Corrente utilizando como especificações e parâmetros tecnológicos $L_{\text{min}} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $V_T = 0.5\text{V}$, $n = 1.25$, $\mu_0 = 500\text{cm}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$, $I_D = 200\text{nA}$, $f_{T\text{min}} = 1\text{MHz}$ e $i_{f\text{max}} = 100$..	59
Figura 4.16	Procedimento para o cálculo dos dados para um determinado ponto do espaço de projeto	60
Figura 5.1	Gráfico para um amplificador de único estágio com $\text{GBW} = 5\text{MHz}$ e parâmetros tecnológicos $L_{\text{min}} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$	64
Figura 5.2	Gráfico para um amplificador de único estágio com $\text{GBW} = 300\text{MHz}$ e parâmetros tecnológicos $L_{\text{min}} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$	65
Figura 5.3	Espaço de projeto para um amplificador fonte-comum ($\text{GBW}=100\text{kHz}$, $C_L=1\text{pF}$, $L_{\text{min}} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E =$	

	5V/ μm e $\phi_t = 25.9\text{mV}$)	66
Figura 5.4	Espaço de projeto para um amplificador fonte-comum (GBW = 1MHz, $C_L = 1\text{pF}$, $L_{\min} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	67
Figura 5.5	Espaço de projeto para um amplificador fonte-comum (GBW = 10MHz, $C_L = 1\text{pF}$, $L_{\min} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	68
Figura 5.6	Espaço de projeto para os transistores canal P da entrada de um amplificador diferencial (GBW = 5MHz, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{ox}} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_0 = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	71
Figura 5.7	Espaço de projeto para os transistores canal N do espelho de corrente de um amplificador diferencial, considerando $I_D = 12.9\mu\text{A}$ (GBW = 5MHz, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	72
Figura 5.8	Resposta em frequência do amplificador diferencial (GBW = 5MHz, $C_L = 10\text{pF}$) conforme o ponto C da tabela (5.11): (a) ganho; (b) fase	75
Figura 5.9	Espaço de projeto para os transistores canal N do espelho de corrente de um amplificador diferencial, considerando $I_D = 21.1\mu\text{A}$ (GBW = 5MHz, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	76
Figura 5.10	Resposta em frequência do amplificador diferencial (GBW = 5MHz, $C_L = 10\text{pF}$) conforme o ponto C da tabela (5.14): (a) ganho (b) fase	78
Figura 5.11	Espaço de projeto para os transistores canal N do espelho de corrente de um amplificador diferencial, considerando $I_D = 58.4\mu\text{A}$ (GBW = 5MHz, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	79
Figura 5.12	Resposta em frequência do amplificador	

	diferencial (GBW = 5MHz, $C_L = 10\text{pF}$) conforme o ponto C da tabela (5.17): (a) ganho; (b) fase	81
Figura 5.13	Espaço de projeto para os transistores canal P da entrada de um OTA Miller (GBW = 5MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $Mf = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxp}} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0p} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{Ep}} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	83
Figura 5.14	Espaço de projeto para os transistores canal N do espelho de corrente T_7 e T_8 de um OTA Miller, considerando $I_D = 4.2\mu\text{A}$ (GBW = 5MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $Mf = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	84
Figura 5.15	Espaço de projeto para os transistores canal P do espelho de corrente T_7 e T_8 de um OTA Miller, considerando $I_D = 11.5\mu\text{A}$ (GBW = 5MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $Mf = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0p} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{Ep}} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	86
Figura 5.16	Espaço de projeto para os transistores canal N do espelho de corrente T_3 e T_4 de um OTA Miller, considerando $I_D = 2.1\mu\text{A}$ (ponto A na figura (5.13)) (GBW = 5MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $Mf = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	87
Figura 5.17	Espaço de projeto para os transistores canal N do espelho de corrente T_3 e T_4 de um OTA Miller, considerando $I_D = 5.7\mu\text{A}$ (ponto B na figura (5.13)) (GBW = 5MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $Mf = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	89
Figura 5.18	Espaço de projeto para o transistor canal N T_6 de um OTA Miller, considerando $i_{f6} \approx 8$ (GBW = 5MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $Mf = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$) ..	90
Figura 5.19	Espaço de projeto para o transistor canal N T_6 de um OTA Miller, considerando $i_{f6} \approx 90$ (GBW = 5MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $Mf = 60^\circ$, $L_{\min} =$	

	0.8 μm , $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$) ..	92
Figura 5.20	Espaço de projeto para o transistor canal N T_6 de um OTA Miller, considerando $i_{f6} \approx 85$ (GBW = 5MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\text{min}} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$) ..	93
Figura 5.21	Combinação de transistores para o projeto de amplificadores OTA	94
Figura 5.22	Resposta em frequência do OTA 4 (GBW = 5MHz, $C_L = 10\text{pF}$, $C_L = 1\text{pF}$)	96
Figura 5.23	Resposta em frequência do OTA 7 (GBW = 5MHz, $C_L = 10\text{pF}$, $C_L = 1\text{pF}$)	96

LISTA DE TABELAS

Tabela 4.1	Arquivos de armazenamento de dados utilizados pelo MOSVIEW	60
Tabela 5.1	Parâmetros de projeto de um amplificador de único estágio para ganho máximo	64
Tabela 5.2	Parâmetros de projeto para um amplificador fonte-comum ($GBW = 100\text{kHz}$, $C_L = 1\text{pF}$, $L_{\min} = 0.1\mu\text{m}$, $C'_{ox} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	66
Tabela 5.3	Parâmetros de projeto para um amplificador fonte-comum ($GBW = 1\text{MHz}$, $C_L = 1\text{pF}$, $L_{\min} = 0.1\mu\text{m}$, $C'_{ox} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	67
Tabela 5.4	Parâmetros de projeto para um amplificador fonte-comum ($GBW = 10\text{MHz}$, $C_L = 1\text{pF}$, $L_{\min} = 0.1\mu\text{m}$, $C'_{ox} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	68
Tabela 5.5	Parâmetros tecnológicos para o modelo ACM utilizando a tecnologia AMS $0.8\mu\text{m}$	69
Tabela 5.6	Valores para a tensão de Early	69
Tabela 5.7	Especificações utilizadas para a obtenção do espaço de projeto para os transistores de entrada do amplificador diferencial	70
Tabela 5.8	Parâmetros de projeto para os transistores canal P da entrada de um amplificador diferencial ($GBW = 5\text{MHz}$, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{oxp} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0p} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{Ep} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	71
Tabela 5.9	Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente, considerando o par de entrada A do amplificador diferencial	72
Tabela 5.10	Parâmetros de projeto para os transistores canal N do espelho de corrente de um amplificador diferencial, considerando $I_D = 12.9\mu\text{A}$ ($GBW = 5\text{MHz}$, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{oxn} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{En} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	73

Tabela 5.11	Amplificadores obtidos através da combinação dos transistores calculados para o par diferencial T_1 e T_2 e o espelho de corrente T_3 e T_4 . Transistores T_1 e T_2 conforme ponto A da tabela (5.8)	73
Tabela 5.12	Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente, considerando o par de entrada B do amplificador diferencial	74
Tabela 5.13	Resultados da simulação para os transistores canal N do espelho de corrente de um amplificador diferencial, considerando $I_D = 21.1\mu\text{A}$ ($\text{GBW} = 5\text{MHz}$, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	74
Tabela 5.14	Amplificadores obtidos através da combinação dos transistores calculados para o par diferencial T_1 e T_2 e o espelho de corrente T_3 e T_4 . Transistores T_1 e T_2 conforme ponto B da tabela (5.8)	77
Tabela 5.15	Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente, considerando o par de entrada C do amplificador diferencial	77
Tabela 5.16	Resultados da simulação para os transistores canal N do espelho de corrente de um amplificador diferencial, considerando $I_D = 58.4\mu\text{A}$ ($\text{GBW} = 5\text{MHz}$, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	79
Tabela 5.17	Amplificadores obtidos através da combinação dos transistores calculados para o par diferencial T_1 e T_2 e o espelho de corrente T_3 e T_4 . Transistores T_1 e T_2 conforme ponto C da tabela (5.8)	80
Tabela 5.18	Especificações iniciais para o projeto de um OTA Miller	80
Tabela 5.19	Especificações para o projeto de um OTA Miller ...	82
Tabela 5.20	Especificações utilizadas para a obtenção do espaço de projeto para os transistores de entrada do amplificador de transcondutância	82
Tabela 5.21	Parâmetros de projeto para os transistores canal P da entrada de um OTA Miller ($\text{GBW} = 5\text{MHz}$, C_L	

	$=10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxp}} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0p} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{Ep}} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	83
Tabela 5.22	Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente T_7 e T_8 , considerando o par de entrada A do OTA Miller	84
Tabela 5.23	Parâmetros de projeto para os transistores canal N do espelho de corrente T_7 e T_8 de um OTA Miller, considerando $I_D = 4.2\mu\text{A}$ ($\text{GBW} = 5\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	85
Tabela 5.24	Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente T_7 e T_8 , considerando o par de entrada B do OTA Miller	85
Tabela 5.25	Parâmetros de projeto para os transistores canal P do espelho de corrente T_7 e T_8 de um OTA Miller, considerando $I_D = 11.5\mu\text{A}$ ($\text{GBW} = 5\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxp}} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0p} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	86
Tabela 5.26	Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente T_3 e T_4 , considerando o par de entrada A do OTA Miller	87
Tabela 5.27	Parâmetros de projeto para os transistores canal N do espelho de corrente T_3 e T_4 de um OTA Miller, considerando $I_D = 2.1\mu\text{A}$ ($\text{GBW} = 5\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	88
Tabela 5.28	Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente T_3 e T_4 , considerando o par de entrada B do OTA Miller	88
Tabela 5.29	Parâmetros de projeto para os transistores canal N do espelho de corrente T_3 e T_4 de um OTA Miller, considerando $I_D = 5.7\mu\text{A}$ ($\text{GBW} = 5\text{MHz}$, C_L	

	=10pF, $C_C = 1\text{pF}$, $Mf = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$)	89
Tabela 5.30	Especificações utilizadas para a obtenção do espaço de projeto para o transistor T_6 do OTA Miller, considerando $i_{f6} \approx 8$	90
Tabela 5.31	Parâmetros de projeto para o transistor canal N T_6 de um OTA Miller, considerando $i_{f6} \approx 8$ ($\text{GBW} = 5\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $Mf = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$) ..	91
Tabela 5.32	Especificações utilizadas para a obtenção do espaço de projeto para o transistor T_6 do OTA Miller, considerando $i_{f6} \approx 90$	91
Tabela 5.33	Parâmetros de projeto para o transistor canal N T_6 de um OTA Miller, considerando $i_{f6} \approx 90$ ($\text{GBW} = 5\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $Mf = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$) ..	92
Tabela 5.34	Especificações utilizadas para a obtenção do espaço de projeto para o transistor T_6 do OTA Miller, considerando $i_{f6} \approx 85$	93
Tabela 5.35	Parâmetros de projeto para o transistor canal N T_6 de um OTA Miller, considerando $i_{f6} \approx 85$ ($\text{GBW} = 5\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $Mf = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$) ..	94
Tabela 5.36	Combinações de transistores projetados para um amplificador de transcondutância Miller	95
Tabela 5.37	Simulações dos amplificadores projetados	97

LISTA DE SÍMBOLOS

- A_{vo} – ganho de tensão
B – fator de multiplicação
C_{ox} – capacitância do óxido por unidade de área [F/m²]
C_C – capacitância de compensação [F]
C_{gb} – capacitância incremental porta-substrato [F]
C_{gs} – capacitância incremental porta-fonte [F]
C_L – capacitância de carga [F]
C_{ni} – capacitância do nó i [F]
f_{ndi} – frequência do pólo não-dominante no nó i [Hz]
f_{pi} – frequência do pólo i [Hz]
f_T – frequência de corte ou de ganho unitário [Hz]
f_u – frequência de normalização [Hz]
f_z – frequência do zero [Hz]
GBW – produto ganho-banda [Hz]
g_{ds} – condutância dreno-fonte [S]
g_m – transcondutância de porta [S]
I_{BIAS} – corrente de polarização [A]
I_D – corrente de dreno [A]
I_F – corrente direta [A]
i_f – corrente direta normalizada ou nível de inversão
I_R – corrente reversa [A]
I_S – corrente de normalização [A]
I_{SQ} – corrente de normalização para um transistor quadrado [A]
k – constante de Boltzmann [J/K]
L – comprimento do canal [m]
L_{min} – comprimento mínimo do canal [m]
M_f – margem de fase [°]
n – fator de inclinação
OTA – Amplificador de Transcondutância
q – magnitude da carga elétrica [C]
Q_I – densidade de carga inversão [C/m²]
Q_{ID} – densidade de carga inversão no dreno [C/m²]
Q_{IS} – densidade de carga inversão na fonte [C/m²]
SR – taxa de rampa [V/s]
T – temperatura absoluta [K]
V_A – tensão de Early [V]
V_{DS} – tensão dreno-fonte [V]
V_{DSsat} – tensão dreno-fonte de saturação [V]
V_E – tensão de Early por unidade de comprimento [V/m]

V_{GS} – tensão porta-fonte [V]

V_T – tensão de limiar ou de *threshold* [V]

W – largura do canal [μm]

μ - mobilidade dos portadores [m^2/Vs]

ϕ_S – potencial de superfície [V]

ϕ_t – tensão termodinâmica [V]

SUMÁRIO

1	INTRODUÇÃO	27
2	MODELO DO TRANSISTOR E METODOLOGIA DE PROJETO DE AMPLIFICADORES CMOS	29
2.1	O TRANSISTOR MOS	29
2.2	REGIÕES DE OPERAÇÃO	29
2.3	MODELO ACM	30
2.4	CORRENTES NORMALIZADAS E PARÂMETROS DE PROJETO	30
2.5	ESPAÇO DE PROJETO	36
3	PROJETO DE AMPLIFICADORES BÁSICOS CMOS	39
3.1	AMPLIFICADOR FONTE-COMUM	39
3.2	AMPLIFICADOR DIFERENCIAL	39
3.3	AMPLIFICADOR DE TRANSCONDUTÂNCIA MILLER	41
4	MOSVIEW: FERRAMENTA GRÁFICA PARA O PROJETO DE TRANSISTORES MOS	45
4.1	ESCOLHA DO CASO	45
4.2	DADOS DE ENTRADA	47
4.2.1	Amplificador I	48
4.2.2	Amplificador II	48
4.2.3	Transcondutor	49
4.2.4	Espelho de Corrente	49
4.3	CÁLCULO DO ESPAÇO DE PROJETO	50
4.4	SELEÇÃO DOS PONTOS	57
4.5	CÁLCULO E ARMAZENAMENTO DE DADOS	58
4.6	ESCOLHA DO TRANSISTOR	59
4.7	ARQUIVOS DE DADOS	61
5	PROJETO DE AMPLIFICADORES CMOS UTILIZANDO MOSVIEW	63
5.1.	AMPLIFICADOR DE ÚNICO ESTÁGIO PARA GANHO MÁXIMO	63
5.2.	AMPLIFICADOR FONTE-COMUM	65
5.3	AMPLIFICADOR DIFERENCIAL	69
5.4	AMPLIFICADOR DE TRANSCONDUTÂNCIA MILLER	80
6	CONCLUSÃO	99
	REFERÊNCIAS BIBLIOGRÁFICAS	100
	APÊNDICE A	103

1 INTRODUÇÃO

Embora a maior parte dos sistemas integrados atualmente seja digital, existe a necessidade da interface destes com o mundo real. Dessa maneira, os circuitos analógicos tornam-se imprescindíveis e a tendência da microeletrônica é integrar a tecnologia digital e analógica em uma mesma pastilha, resultando nos chamados circuitos mistos.

Mesmo que a área ocupada pelos circuitos analógicos seja muito pequena se comparada com aquela preenchida pelos circuitos digitais, o tempo destinado ao projeto analógico é ainda muito grande [21], tornando o processo caro [24]. Isso ocorre porque o número de indicadores de desempenho, tais como ganho de tensão, frequência de operação e taxa de rampa, é claramente maior em circuitos analógicos [22]. Essas medidas de desempenho são bastante sensíveis às variáveis de projeto, como as dimensões dos transistores e a polarização.

Dessa forma, com a rápida diminuição das dimensões e tensões de alimentação e com o aumento da complexidade dos circuitos, o projeto analógico torna-se, cada vez mais, um problema de compromisso entre a velocidade de processamento e o consumo de potência, que deve ser resolvido em menos tempo e com uma margem de erro cada vez menor. Esse problema só pode ser solucionado com o uso de CADs para a automação de projetos.

Em vista disso, o dimensionamento automático de transistores para circuitos integrados tornou-se um dos principais alvos da pesquisa em automação de projetos eletrônicos [23]. As diferentes soluções para o problema de dimensionamento de transistores reportadas na literatura são classificadas conforme o tipo de aquisição de informações do circuito. Assim, tem-se o dimensionamento baseado em conhecimento propriamente dito, no qual é feita a codificação dos conhecimentos de um projetista experiente como um conjunto de regras; o dimensionamento baseado em equações, onde o comportamento do circuito é expresso na forma de um conjunto de equações; ou, ainda, o dimensionamento baseado em simulação, no qual o comportamento do circuito é obtido numericamente através de simulações e o dimensionamento é realizado por meio de técnicas de otimização.

Recentemente, foi demonstrado que o comportamento de circuitos analógicos pode ser formulado através da programação geométrica, a qual utiliza as equações simbólicas que caracterizam o circuito na forma posinomial [21]. Como vantagens da programação geométrica podem ser citados o fato de o problema ser convexo e ter apenas um ótimo global, o qual pode ser encontrado de maneira

extremamente eficiente; o fato de a otimização não ser dependente do ponto inicial e a possibilidade de identificação dos conjuntos de especificações inviáveis [21], [24].

Esta metodologia, entretanto, apresenta um certo número de limitações: são necessárias equações simbólicas aproximadas, que caracterizam a performance de todo o circuito, as quais, muitas vezes, precisam ser derivadas manualmente, apesar dos progressos na automação das técnicas de análise simbólica; essas equações devem, ainda, ser expressas em um formato posinomial, assim como os modelos de dispositivos também devem ser aproximados para o formato posinomial [23].

Outro método, bastante utilizado atualmente, baseia-se na relação entre a transcondutância e a corrente de dreno (g_m/I_D) [06], [20]. Essa metodologia permite explorar o nível de inversão, variável que caracteriza parâmetros de projeto considerados fundamentais. Visto que a inversão fraca, além de apresentar uma menor corrente e uma tensão de saturação reduzida, favorece o ganho de tensão e a inversão forte beneficia a largura de banda, a inversão moderada surge como um mediador, proporcionando o melhor compromisso entre a velocidade e a dissipação de potência.

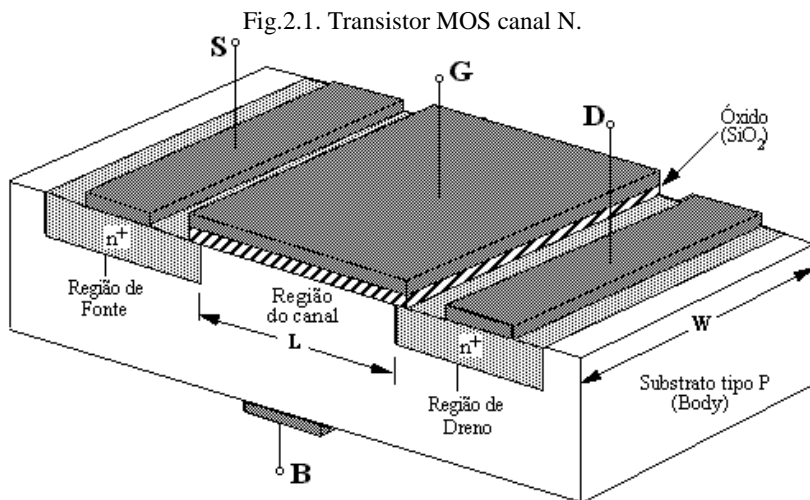
Assim, o objetivo desse trabalho é desenvolver uma ferramenta, para auxiliar no projeto de transistores MOS, através da visualização e exploração do espaço de projeto, definido para um conjunto de especificações e parâmetros tecnológicos.

Quanto à organização deste trabalho, no Capítulo 2 é realizada uma breve análise do transistor, começando pelo princípio básico de funcionamento e pelo modelo utilizado, apresentado originalmente em [10], através das expressões matemáticas que modelam seu funcionamento. Ainda nesse capítulo, é apresentada a base da metodologia para projeto utilizada, desenvolvida em [01]. No Capítulo 3 são apresentadas algumas topologias de circuitos amplificadores, bem como as equações que servem para descrever suas características e operação. Entre essas topologias encontram-se a estrutura elementar do amplificador fonte-comum, o amplificador diferencial e o amplificador de transcondutância Miller. No Capítulo 4 é apresentada, de forma detalhada, a ferramenta desenvolvida, sua funcionalidade e aplicações. No Capítulo 5 são apresentados alguns exemplos aplicados às topologias abordadas no Capítulo 3, comprovando a aplicabilidade da ferramenta desenvolvida. Finalmente, no Capítulo 6 são apresentadas algumas conclusões e sugestões para trabalhos futuros.

2 MODELO DO TRANSISTOR E METODOLOGIA DE PROJETO DE AMPLIFICADORES CMOS

2.1. O TRANSISTOR MOS

O dispositivo de quatro terminais é apresentado na figura (2.1). O transistor, neste caso canal N, é formado por um substrato tipo p (B - *body*). A parte central da estrutura é coberta por um isolante (dióxido de silício). Na parte superior do óxido é formado um eletrodo de baixa resistividade, denominado porta (G - *gate*). As duas regiões altamente dopadas (n^+) nas extremidades da porta são chamadas fonte (S - *source*) e dreno (D - *drain*). A região entre a fonte e o dreno é denominada canal.



2.2. REGIÕES DE OPERAÇÃO

Aplicando-se uma tensão positiva na porta de um transistor canal N, conforme figura (2.1), faz-se com que as lacunas sejam repelidas da região do substrato enquanto elétrons das regiões n^+ da fonte e do dreno sejam atraídos para a região do canal. Quando existe um número suficiente de elétrons para conectar a fonte e o dreno ocorre o surgimento de um canal, também denominado de região de inversão, uma vez que acontece a inversão do tipo de portadores na superfície do substrato, do tipo p para o tipo n. Quanto mais alto o potencial na porta,

maior será a concentração de elétrons e mais intensa será a inversão. Assim, diz-se que à medida que a tensão na porta aumenta, a inversão passa de fraca a moderada e, até mesmo, forte [13]. Por sua vez, os mecanismos que originam a corrente dependem do nível de inversão do transistor: na inversão fraca a corrente é devida à difusão de portadores. Já na inversão forte a corrente se deve à deriva, enquanto na inversão moderada, tanto a difusão quanto a deriva contribuem significativamente.

Aplicando-se uma tensão no dreno (V_{DS}), tem-se que a tensão ao longo do canal diminui de V_{GS} na fonte até ($V_{GS} - V_{DS}$) no dreno. Como a densidade de portadores do canal depende da tensão aplicada na porta, este sofrerá um “estreitamento”, da fonte para o dreno, à medida que V_{DS} aumenta.

Considerando-se que a tensão de dreno seja inicialmente nula. O aumento gradativo de V_{DS} resulta em um aumento da corrente de dreno I_D , conforme mostrado na figura (2.2), para um dispositivo canal longo. Para valores pequenos de V_{DS} , observa-se um grande efeito desta tensão sobre a corrente. Aumentando-se V_{DS} ainda mais, tem-se que o potencial no dreno é tão grande que drena todos os elétrons que podem ser fornecidos pelo canal e a corrente então satura, uma vez que o potencial de dreno não mais exerce efeito sobre o canal. Diz-se então que o canal está estrangulado (*pinched off*) e duas regiões podem ser definidas: saturação e não saturação.

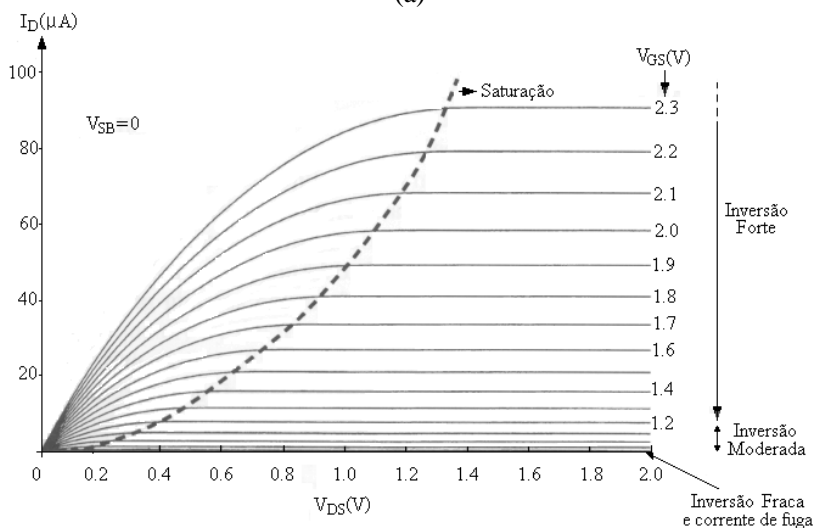
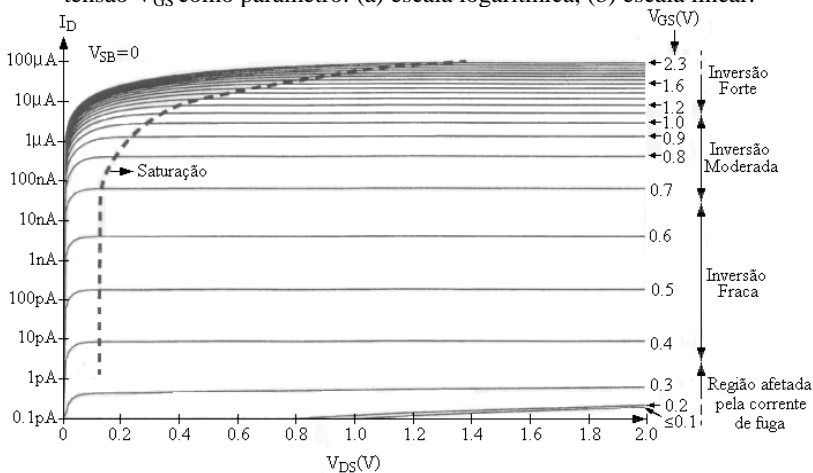
2.3. MODELO ACM

Fundamentado em princípios físicos básicos, o modelo ACM [08], [11] consiste de expressões únicas, simples e contínuas, válidas em todas as regiões de operação, ou seja, da inversão forte à fraca, e preserva propriedades fundamentais, tais como a simetria entre dreno e fonte e a conservação da carga. Outra vantagem do modelo é o fato de possuir um número reduzido de parâmetros que, além de fornecer um conjunto de expressões simples e precisas, facilita a extração de parâmetros e permite uma interface mais simples entre usuários e *founndry*.

2.4. CORRENTES NORMALIZADAS E PARÂMETROS DE PROJETO

Independente da região de operação do MOSFET, a corrente de dreno pode ser obtida a partir da expressão de folha de carga [13]:

Fig.2.2. Característica de saída para um transistor canal N canal longo, com a tensão V_{GS} como parâmetro: (a) escala logarítmica, (b) escala linear.



$$I_D = \mu \cdot W \left[-Q_I' \frac{d\phi_S}{dx} + \phi_t \frac{dQ_I'}{dx} \right] \quad (2.1)$$

onde μ representa a mobilidade; W , a largura do canal do transistor; Q'_I , a densidade de carga de inversão; ϕ_s , o potencial de superfície; x , a posição ao longo do canal e ϕ_t , a tensão termodinâmica, dada por:

$$\phi_t = \frac{kT}{q} \quad (2.2)$$

onde $k = 1.38 \cdot 10^{-23} \text{J/K}$ é a constante de Boltzman, T é a temperatura absoluta e q é a magnitude da carga elementar ou carga do elétron, cujo valor é $1.60 \cdot 10^{-19} \text{C}$.

A aproximação fundamental [09], [10] que relaciona Q'_I e ϕ_s , para uma tensão V_{GB} constante é:

$$dQ'_I = n \cdot C'_{ox} d\phi_s \quad (2.3)$$

Em (2.3), C'_{ox} simboliza a capacitância de óxido por unidade de área e n , o fator de inclinação [08], que é ligeiramente dependente de V_{GB} e possui um valor entre 1 e 2.

Substituindo (2.3) em (2.1) e integrando-se ao longo do canal, obtém-se para a corrente de dreno:

$$I_{F(R)} = \frac{\mu W}{C'_{ox} L} \left[\frac{Q'^2_{IS(D)}}{2n} - C'_{ox} \phi_t Q'_{IS(D)} \right] \quad (2.4.a)$$

$$I_D = I_F - I_R \quad (2.4.b)$$

onde L é o comprimento do canal, Q'_{IS} e Q'_{ID} são as densidades de carga no canal junto aos terminais de fonte e dreno, respectivamente.

A equação (2.4) é a corrente de dreno decomposta em uma corrente direta, ou *forward*, I_F e uma reversa, ou *reverse*, I_R . Como na saturação $I_F \gg I_R$, a corrente de dreno pode ser expressa apenas em termos da corrente direta. Desta forma, a seguinte aproximação será adotada, para transistores operando na saturação:

$$I_D \cong I_F \quad (2.5)$$

A corrente de dreno pode ainda ser expressa através da corrente de normalização, ou corrente específica, I_S :

$$I_D = I_S \cdot i_f \quad (2.6)$$

onde i_f é a corrente normalizada direta, também conhecida como grau ou nível de inversão. A corrente de normalização é dada por:

$$I_S = I_{SQ} \left(\frac{W}{L} \right) \quad (2.7.a)$$

$$I_{SQ} = \mu n C_{ox} \frac{\phi_t^2}{2} \quad (2.7.b)$$

sendo I_{SQ} a corrente de normalização para um transistor quadrado ($W=L$). A corrente I_S constitui o parâmetro fundamental do modelo ACM, contendo as informações básicas sobre o dispositivo, tais como tecnologia, geometria e temperatura [02], [03], [12].

Muitas características do transistor podem ser expressas em função da corrente normalizada direta. Uma delas é a tensão dreno-fonte de saturação, que pode ser aproximada por [01]:

$$\frac{V_{DSsat}}{\phi_t} \cong \left(\sqrt{1+i_f} - 1 \right) + 4 \quad (2.8)$$

Pela expressão (2.8) observa-se que as características de saída normalizadas de um transistor MOS canal longo são independentes, tanto de suas dimensões, como dos parâmetros tecnológicos. A figura (2.3) mostra o comportamento da tensão de saturação normalizada com relação ao nível de inversão, desde a inversão fraca ($i_f \ll 1$) até a forte ($i_f \gg 1$), conforme a aproximação (2.8).

Outro importante parâmetro de projeto do transistor, que também pode ser expresso em função do nível de inversão, é a razão entre a transcondutância g_m e a corrente de dreno:

$$\frac{n\phi_t g_m}{I_D} = \frac{2}{1 + \sqrt{1+i_f}} \quad (2.9)$$

A expressão (2.9) é uma relação universal para os transistores MOS, válida para quaisquer tecnologia, dimensões e temperatura. Tal relação é extremamente útil, pois, além de estar diretamente ligado às performances de circuitos analógicos, oferece uma indicação da região de operação do dispositivo, permitindo o cálculo de suas dimensões [05]. A razão g_m/I_D é uma medida da eficiência para transformar corrente em transcondutância, dessa forma, é por vezes interpretada como uma medida da “eficiência de geração de transcondutância” [06].

O comportamento de (2.9) com relação ao nível de inversão é apresentado na figura (2.4). Nela é possível observar que, ao passo que i_f aumenta de zero a infinito, a razão $n\phi_t g_m/I_D$ diminui de 1 para zero, sendo que, aproximadamente, 60% da variação ocorre na inversão moderada ($1 < i_f < 100$) [05].

Fig.2.3. Tensão de saturação normalizada em função de i_f .

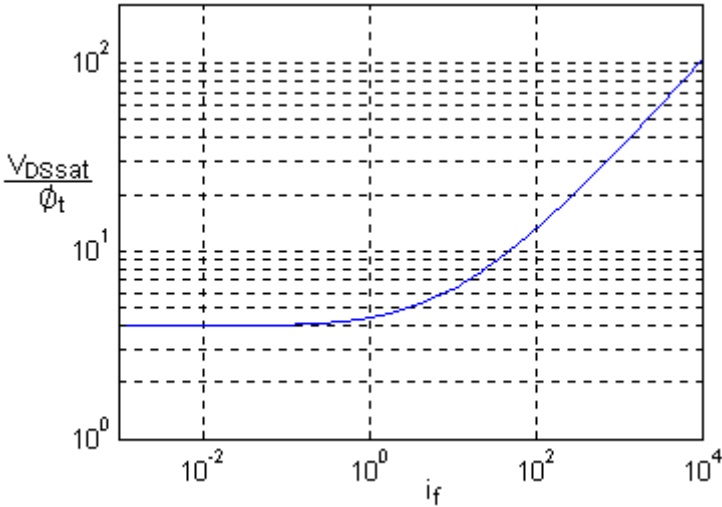
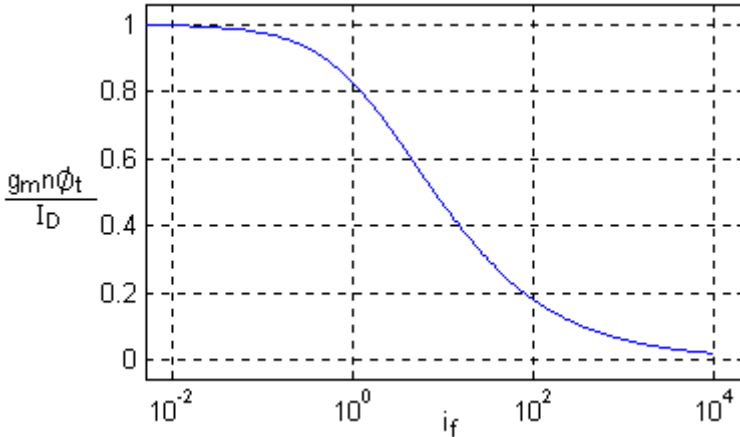


Fig.2.4. Relação $n\phi_t g_m/I_D$ em função de i_f .



Uma característica necessária para o projeto de um MOSFET é a frequência na qual o ganho de corrente é unitário para um transistor operando em fonte comum [13], denominada frequência de corte intrínseca ou de ganho unitário, f_T . Para um dispositivo operando na saturação, f_T é expressa por:

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gb})} \quad (2.10)$$

onde C_{gs} e C_{gb} representam, respectivamente, a capacitância incremental porta-fonte e porta-substrato. (2.10) pode ser aproximada por:

$$f_T \cong \frac{g_m}{2\pi \left(\frac{C'_{ox}}{2} WL \right)} \quad (2.11)$$

supondo-se que a soma $C_{gs} + C_{gb}$ se mantém da ordem de $C'_{ox} WL/2$ desde a inversão fraca até a inversão forte.

A frequência de ganho unitário pode ainda ser escrita em termos do nível de inversão, substituindo-se a expressão (2.9) em (2.11), resultando em:

$$f_T = \frac{\mu\phi_t}{\pi L^2} \left(\sqrt{1 + i_f} - 1 \right) \quad (2.12)$$

ou ainda:

$$f_T = 2f_u \left(\sqrt{1 + i_f} - 1 \right) \quad (2.13.a)$$

$$f_u = \frac{\mu\phi_t}{2\pi L^2} \quad (2.13.b)$$

onde f_u é a frequência de normalização.

Na figura (2.5) é esboçado o gráfico da frequência de corte intrínseca de acordo com a aproximação (2.13).

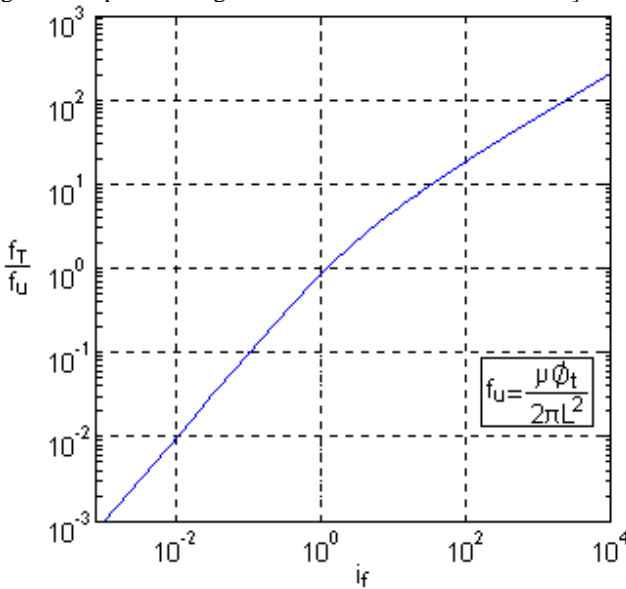
Para o projeto de um MOSFET é ainda importante saber qual o ganho de tensão DC possível de ser obtido. Considerando um único transistor, o máximo ganho de tensão é limitado pela transcondutância dreno-fonte, g_{ds} , a qual é proporcional à razão da corrente pelo comprimento do canal. Dessa forma, o ganho de tensão A_{VO} pode ser

escrito como:

$$A_{VO} = \frac{g_m}{g_{ds}} = \frac{g_m}{I_D} V_A = \frac{g_m}{I_D} V_E L = \frac{2V_E L}{n\phi_t} \frac{1}{1 + \sqrt{1 + i_f}} \quad (2.14)$$

onde V_A representa a tensão de Early e V_E , a tensão de Early por unidade de comprimento. A tensão V_A é definida, idealmente, como o ponto em que o prolongamento da curva $I_D \times V_{DS}$, na saturação, intercepta o eixo das abscissas como mostra a figura (2.6). Apesar de V_E depender do nível de inversão e do comprimento do canal, é possível considerar um valor constante para essa tensão, desde que se evite utilizar transistores de canal curto em inversão fraca. À medida que a tecnologia tem sua dimensão mínima reduzida, e, portanto, a tensão de Early por unidade de comprimento aumenta ligeiramente devido ao aumento da dopagem do substrato [12].

Fig.2.5. Frequência de ganho unitário normalizada em função de i_f .

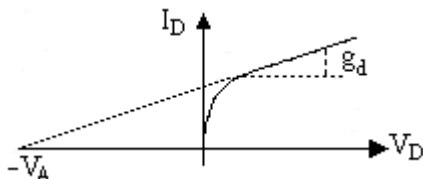


2.5. ESPAÇO DE PROJETO

Baseando-se na metodologia proposta por [01], [04], [06], que se utiliza da relação universal dada por (2.9) e da corrente normalizada I_{SQ} ,

e tomando como especificação inicial o ganho de tensão, a partir de (2.7), (2.9) e (2.14) é possível obter uma expressão para o comprimento de canal, L :

Fig. 2.6. Definição da tensão de Early.



$$L = \frac{n\phi_t A_{VO}}{V_E} \frac{1 + \sqrt{1 + i_f}}{2} \quad (2.15)$$

A fim de se obter uma expressão dependente apenas do nível de inversão, ou seja, independente da geometria, as equações (2.12) e (2.15) podem ser combinadas de forma que:

$$(A_{VO})^2 f_T = \frac{4\mu\phi_t \left(\frac{V_E}{n\phi_t}\right)^2 \left(\sqrt{1 + i_f} - 1\right)}{\pi \left(\sqrt{1 + i_f} + 1\right)^2} \quad (2.16)$$

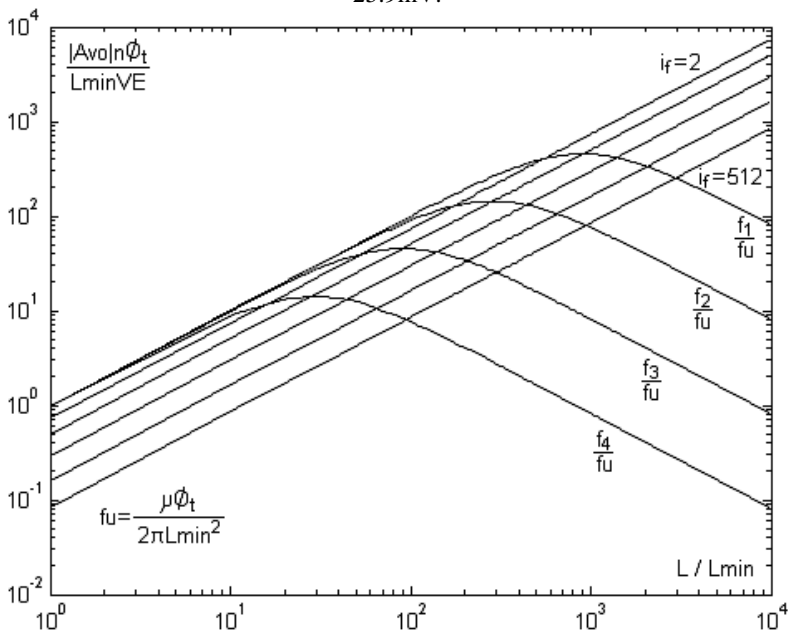
Por essa expressão pode-se verificar que o produto da frequência de transição f_T e o quadrado do ganho de tensão $(A_{VO})^2$ atinge seu valor máximo para $i_f = 8$. Ou seja, considerando transistores de mesmo f_T , o máximo ganho é obtido com um nível de inversão $i_f = 8$. O mesmo ocorre com relação à frequência de corte, se considerados transistores de mesmo A_{VO} .

Considerando tal metodologia, são traçados na figura (2.7) os gráficos para as equações (2.15) e (2.16). Nela, as linhas retas representam a dependência linear do ganho de tensão com o comprimento de canal, para valores constantes de i_f (nesse caso, $i_f = 2, 8, 32, 128$ e 512), e as curvas representam a relação entre o ganho de tensão e o comprimento de canal, para valores constantes de frequência de corte (aqui, $f_1 = 100\text{kHz}$, $f_2 = 1\text{MHz}$, $f_3 = 10\text{MHz}$ e $f_4 = 100\text{MHz}$). Os gráficos foram traçados supondo os seguintes parâmetros tecnológicos: $L_{\min} = 0.1\mu\text{m}$, $C'_{ox} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$.

A figura (2.7) exemplifica o projeto de um amplificador de um único estágio. Considerando que tenham sido especificados valores para

o ganho A_{VO} e a frequência de corte f_T , o projeto é possível uma vez que haja a intersecção da correspondente curva de f_T com a linha horizontal relativa ao ganho desejado. Através do gráfico pode-se observar ainda que sendo desejados conjuntamente um ganho elevado e uma frequência também elevada, a solução pode não existir. Comprova-se também, como já foi verificado para a equação (2.16), que o valor máximo atingido pelo ganho corresponde a um nível de inversão $i_f = 8$.

Fig.2.7. Ganho de tensão DC em função do comprimento de canal para nível de inversão ($i_f = 2, 8, 32, 128$ e 512) e frequência de transição constantes, considerando $f_1 = 100\text{kHz}$, $f_2 = 1\text{MHz}$, $f_3 = 10\text{MHz}$ e $f_4 = 100\text{MHz}$, com $L_{\min} = 0.1\mu\text{m}$, $C'_{ox} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$.



3 PROJETO DE AMPLIFICADORES BÁSICOS CMOS

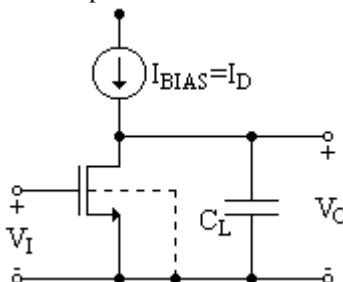
3.1. AMPLIFICADOR FONTE-COMUM

Considerando o amplificador fonte-comum ideal mostrado na figura (3.1), tem-se que o ganho é obtido através da expressão (2.14). A transcondutância necessária para um determinado produto ganho-banda e uma capacitância de carga especificada pode ser obtida por:

$$g_m = 2\pi \cdot GBW \cdot C_L \quad (3.1)$$

onde GBW representa o produto ganho-banda e C_L a capacitância de carga do amplificador.

Fig. 3.1. Amplificador fonte-comum ideal.



3.2. AMPLIFICADOR DIFERENCIAL

Um amplificador diferencial, como apresentado na figura (3.2), consiste em um par de transistores de entrada, responsável pela conversão tensão-corrente, e um par de transistores formando a carga ativa. Os transistores T_1 e T_2 formam um par de transistores casados, tendo as mesmas razões W/L , o mesmo ocorrendo com os transistores T_3 e T_4 . As correntes são determinadas pela fonte de corrente I_{BIAS} e pela tensão diferencial $V_I^+ - V_I^-$.

O ganho de tensão em baixas frequências de um amplificador diferencial como mostrado pode ser expresso por:

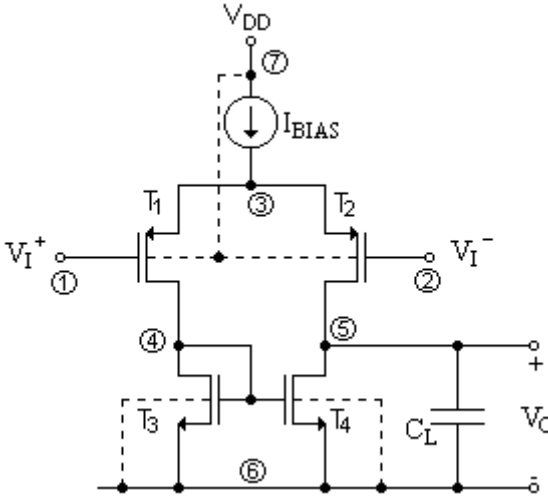
$$A_{VO} = \frac{g_{m1}}{g_{ds2} + g_{ds4}} \quad (3.2)$$

onde a condutância de saída do transistor, g_{ds} , é a razão da corrente pela

tensão de Early, conforme observado pela expressão (2.14). Utilizando-se as equações (2.14) e (2.9), o ganho do amplificador pode ser definido por:

$$n\phi_t A_{VO} \left(\frac{V_{E2}L_2 + V_{E4}L_4}{V_{E2}L_2V_{E4}L_4} \right) = \frac{n\phi_t g_{m1}}{I_{D1}} = \frac{2}{1 + \sqrt{1 + i_{f1}}} \quad (3.3)$$

Fig. 3.2. Amplificador diferencial.



Observa-se, através de (3.3), que o ganho de tensão não é dependente do nível de inversão do transistor de carga.

O amplificador apresentado constitui um sistema de dois polos, isto é, apenas dois nós no circuito podem causar polos [19], sendo um deles dominante. Uma vez que a capacitância de carga, C_L , é adicionada ao nó 5, a capacitância total do referido nó, C_{n5} , será responsável pelo polo dominante. Dessa forma, o produto ganho-banda pode ser expresso por:

$$GBW = \frac{g_{m1}}{2\pi(C_{n5} + C_L)} \quad (3.4.a)$$

Desconsiderando as capacitâncias intrínsecas e extrínsecas associadas ao nó 5, C_{n5} , e levando-se em conta apenas a influência da capacitância de carga, o produto ganho-banda é representado por:

$$GBW = \frac{g_{m1}}{2\pi C_L} \quad (3.4.b)$$

O polo não-dominante é aquele criado no nó 4, expresso por:

$$f_{nd} = \frac{g_{m3}}{2\pi C_{n4}} \quad (3.5)$$

onde C_{n4} é a capacitância equivalente do nó 4 e representa o somatório das capacitâncias dos transistores associados a ele. Desprezando as capacitâncias extrínsecas, o polo não-dominante pode ser aproximado por:

$$f_{nd} = \frac{g_{m3}}{2(C_{gs3} + C_{gb3})} = \frac{f_{T3}}{2} \quad (3.6)$$

Assim, a margem de fase com o desvio introduzido pelo polo não-dominante pode ser definida como:

$$Mf = 90^\circ - \arctg\left(\frac{GBW}{f_{T3}/2}\right) + \arctg\left(\frac{GBW}{f_{T3}}\right) \quad (3.7)$$

A máxima taxa de variação de saída, ou taxa de rampa (*slew-rate*), SR, de um amplificador diferencial é dada por:

$$SR = \frac{I_{BIAS}}{C_L} \quad (3.8)$$

Associando-se as expressões (3.4) e (3.8), obtém-se uma normalização, semelhante àquela feita para o ganho de tensão:

$$\frac{SR}{2n\phi_t(2\pi GBW)} = \frac{I_{D1}}{n\phi_t g_{m1}} = \frac{1 + \sqrt{1 + i_{f1}}}{2} \quad (3.9)$$

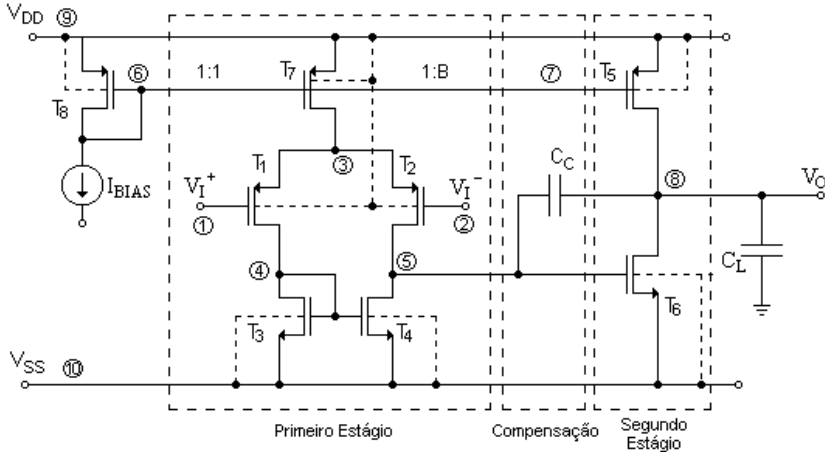
onde I_{D1} é a metade da corrente de polarização, I_{BIAS} .

3.3. AMPLIFICADOR DE TRANSCONDUÇÃO MILLER

Um OTA de dois estágios é apresentado na figura (3.3). O

primeiro estágio consiste de um par diferencial de entrada (T_1 e T_2) e um espelho de corrente (T_3 e T_4) atuando como carga ativa. O segundo estágio consiste de um simples amplificador fonte comum, onde T_5 atua como carga ativa.

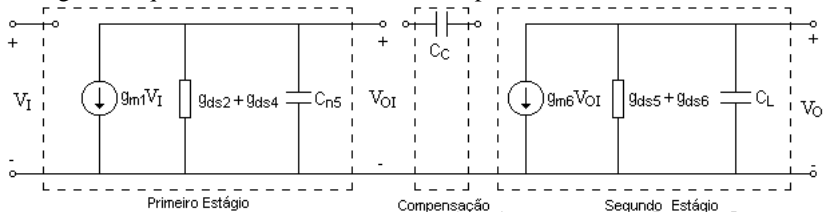
Fig. 3.3. Amplificador de transcondutância Miller.



Para o cálculo do ganho de tensão para baixas frequências pode ser usado o equivalente ac do circuito [18] ,[19], conforme a figura (3.4), onde podem ser observados alguns parâmetros de pequeno sinal. O primeiro estágio é um simples amplificador diferencial e seu ganho foi estudado no item 3.2. Assim:

$$A_{VO1} = \frac{g_{m1}}{g_{ds2} + g_{ds4}} \tag{3.10}$$

Fig. 3.4. Equivalente AC do circuito do amplificador de transcondutância.



O segundo estágio é um inversor e tem seu ganho dado por:

$$A_{VO2} = \frac{g_{m6}}{g_{ds5} + g_{ds6}} \quad (3.11)$$

O ganho total do circuito é o produto dos dois ganhos individuais, ou seja:

$$A_{VO} = A_{VO1} \cdot A_{VO2} = \left(\frac{g_{m1}}{g_{ds2} + g_{ds4}} \right) \left(\frac{g_{m6}}{g_{ds5} + g_{ds6}} \right) \quad (3.12)$$

Aplicando-se a normalização utilizada na equação (3.3) à equação (3.12), tem-se:

$$(n\phi_t)^2 A_{VO} \left(\frac{V_{E2}L_2 + V_{E4}L_4}{V_{E2}L_2V_{E4}L_4} \right) \left(\frac{V_{E5}L_5 + V_{E6}L_6}{V_{E5}L_5V_{E6}L_6} \right) = \frac{n\phi_t g_{m1}}{I_{D1}} \frac{n\phi_t g_{m6}}{I_{d6}} \quad (3.13)$$

$$(n\phi_t)^2 A_{VO} \left(\frac{V_{E2}L_2 + V_{E4}L_4}{V_{E2}L_2V_{E4}L_4} \right) \left(\frac{V_{E5}L_5 + V_{E6}L_6}{V_{E5}L_5V_{E6}L_6} \right) = \frac{2}{1 + \sqrt{1 + i_{f1b}}} \frac{2}{\sqrt{1 + i_{f6}}} \quad (3.13)$$

Pela equação (3.13) nota-se que o ganho agora depende do nível de inversão de dois transistores, T_1 e T_6 .

A colocação de um capacitor de compensação resulta na diminuição da frequência do primeiro polo e no aumento da frequência do segundo polo [18], [19]. Essas frequências podem ser expressas por:

$$f_{p1} = \frac{(g_{ds2} + g_{ds4})(g_{ds5} + g_{ds6})}{2\pi g_{m6} C_C} \quad (3.14)$$

$$f_{p2} = \frac{g_{m6}}{2\pi C_L} \quad (3.15)$$

É importante também ressaltar que o capacitor de compensação causa o aparecimento de um zero no semiplano direito, cuja frequência é dada por:

$$f_z = \frac{g_{m6}}{2\pi C_C} \quad (3.16)$$

O produto ganho-banda para esse amplificador é definido como sendo:

$$GBW = \frac{g_{m1}}{2\pi C_C} \quad (3.17)$$

Como visto no item 3.2, o estágio diferencial introduz um desvio na fase devido ao polo não-dominante, dado pela expressão (3.5). Utilizando a aproximação feita para a equação (3.6), a margem de fase de um OTA pode ser expressa por:

$$Mf = 90^\circ - \arctg\left(\frac{GBW}{f_{p2}}\right) - \arctg\left(\frac{GBW}{f_z}\right) - \arctg\left(\frac{GBW}{f_{T3/2}}\right) - \arctg\left(\frac{GBW}{f_{T3}}\right) \quad (3.18)$$

Supondo que a razão $GBW/f_{T3} \ll 1$, a margem de fase pode então ser aproximada para:

$$Mf = 90^\circ - \arctg\left(\frac{GBW}{f_{p2}}\right) - \arctg\left(\frac{GBW}{f_z}\right) \quad (3.19)$$

A taxa de rampa de um amplificador de transcondutância é dada por:

$$SR = \frac{I_{BIAS}}{C_C} \quad (3.20)$$

Sendo a corrente de polarização $I_{BIAS} = 2I_{D1}$, é possível associar as equações (3.17) e (3.20) de forma a se obter uma normalização como aquela aplicada à expressão (3.9):

$$\frac{SR}{2n\phi_t(2\pi GBW)} = \frac{I_{D1}}{n\phi_t g_{m1}} = \frac{1 + \sqrt{1 + i_{f1}}}{2} \quad (3.21)$$

4 MOSVIEW: FERRAMENTA GRÁFICA PARA O PROJETO DE TRANSISTORES MOS

A ferramenta gráfica MOSVIEW busca auxiliar no projeto de transistores, permitindo uma rápida exploração do espaço de projeto. Através dela, pode-se encontrar o melhor compromisso entre o dimensionamento de transistores e os parâmetros de projeto, tais como especificações de ganho, frequência e condições de saturação.

A ferramenta, desenvolvida através de um *software* comercial, é baseada no modelo ACM canal longo. Esse modelo emprega expressões compactas e universais, de acordo com a metodologia apresentada em [01]. A utilização de um modelo canal longo faz com que diversos efeitos sejam ignorados. Ainda assim, permite uma vasta manipulação do espaço de projeto no que diz respeito ao grau de inversão: pode-se explorar i_f desde a inversão fraca à forte, permitindo uma boa observação das características dos transistores operando na inversão moderada, tida como regime que oferece o melhor compromisso entre consumo e velocidade [06], [11].

Na figura (4.1) é apresentado o diagrama de funcionamento do programa. Através dele percebe-se que a ferramenta encontra-se estruturada em seis partes, que contam ou não com a interação do usuário: escolha de caso, entrada de especificações e parâmetros tecnológicos, cálculo do espaço de projeto, seleção de ponto, cálculo e armazenamento de dados e escolha das especificações e características do transistor. Ao encontrar um transistor que satisfaça as especificações, o usuário pode partir para o projeto do circuito desejado. A seguir, é descrita cada uma das partes do programa desenvolvido.

4.1. ESCOLHA DO CASO

A escolha do caso a ser utilizado é feita com ajuda de uma tela, conforme mostrado na figura (4.2). O espaço de projeto é definido para quatro conjuntos de especificações e um conjunto de parâmetros tecnológicos. O caso a ser utilizado (definido como Amplificador I, Amplificador II, Transconductor ou Espelho de Corrente) deve ser escolhido a partir da combinação de especificações desejadas, sendo que os parâmetros tecnológicos utilizados são os mesmos independentemente do caso desejado. As informações sobre os conjuntos de especificações podem ser obtidas através do botão de ajuda, como mostrado na figura (4.3).

Fig.4.1. Estrutura do programa desenvolvido.

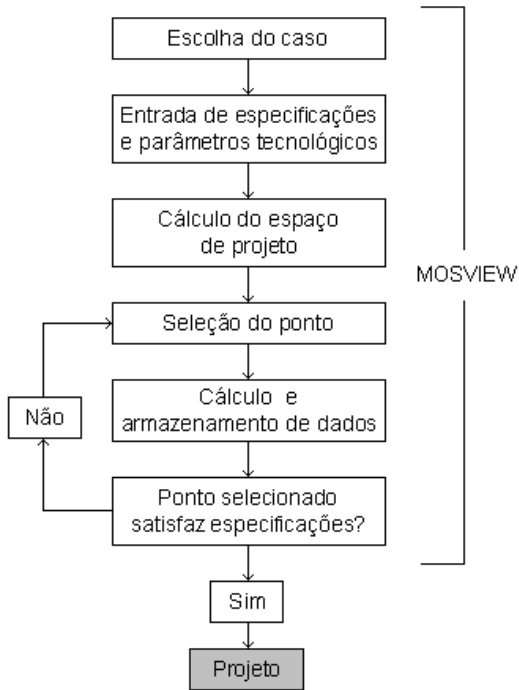


Fig. 4.2. Tela para a escolha do caso a ser utilizado.

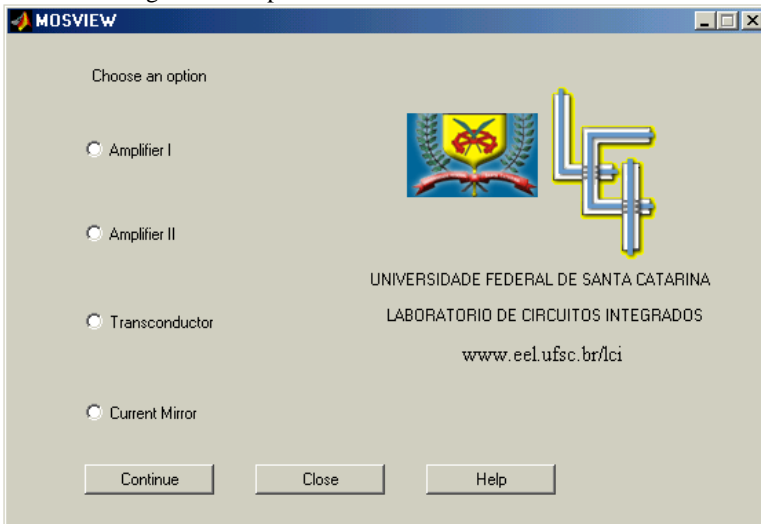
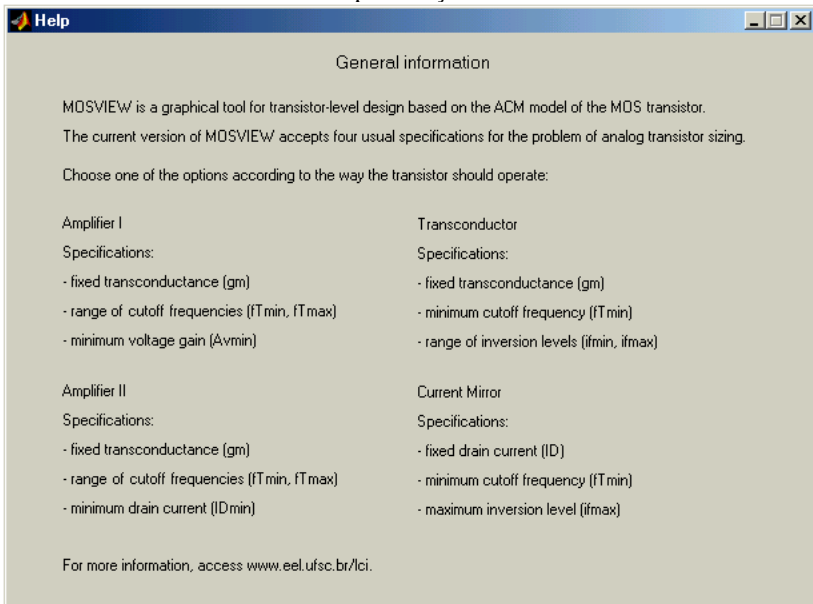


Fig. 4.3. Tela de ajuda para a escolha do caso a partir dos conjuntos de especificações.



4.2. DADOS DE ENTRADA

Um programa para o projeto e dimensionamento de transistores MOS deve ser capaz de projetar transistores para qualquer processo de fabricação e atender às especificações desejadas pelo usuário. Dessa forma, o usuário deve fornecer como dados de entrada informações referentes à tecnologia a ser utilizada e às condições de operação do dispositivo.

Como parâmetros tecnológicos, devem ser informados o comprimento de canal mínimo (L_{\min}) (principal parâmetro da tecnologia escolhida), o valor da capacitância do óxido por unidade de área (C'_{ox}), a tensão de limiar (V_T), o fator de rampa (n), o valor da mobilidade (μ_0), e da tensão de Early por unidade de comprimento (V_E). A ferramenta desenvolvida possui valores previamente determinados para todas as especificações e parâmetros, podendo gerar exemplos automaticamente. Esses valores podem ser alterados da forma que melhor convier ao usuário.

Com relação às especificações do transistor, o usuário deve fornecer as informações referentes ao caso escolhido. Assim, tem-se:

4.2.1. Amplificador I

Para a obtenção do espaço de projeto, deve-se considerar o transistor operando como um simples amplificador. Assim, são utilizadas como especificações um valor fixo para a transcondutância (g_m), uma faixa de frequências de corte (f_{Tmin} , f_{Tmax}) e um valor mínimo para o ganho de tensão (A_{Vmin}). Essas especificações, juntamente com os parâmetros tecnológicos, devem ser informadas em uma tela como a mostrada na figura (4.4).

Fig.4.4. Especificações e parâmetros tecnológicos para Amplificador I.

The screenshot shows a software window titled "Amplifier I" with two columns of input fields. The left column is labeled "Specifications" and the right column is labeled "Technological Parameters".

Specifications	Technological Parameters
g_m [4] $\mu A / V$	L (min) [1] μm
f_T (min) [1] MHz	C'_{ox} [2] $fF / \mu m^2$
f_T (max) [10] MHz	V_t [0.5] V
A_v (min) [1000]	n [1.25]
[Continue]	u_0 [500] $cm^2 / V s$
[Cancel]	V_E [5] V / μm
[Help]	

4.2.2. Amplificador II

Este caso é uma variante do anterior, uma vez que o transistor a ser projetado deve ser considerado novamente operando como um simples amplificador. Dessa forma, as especificações informadas são praticamente as mesmas. O espaço de projeto é calculado a partir de uma transcondutância fixa (g_m), uma faixa de frequências de corte (f_{Tmin} ,

f_{Tmax}) e um valor mínimo para a corrente de dreno (I_{Dmin}), como mostrado na figura (4.5). Essa última especificação tem em vista o projeto de um amplificador no qual o valor da taxa de rampa (*slew-rate*) é mais importante que o ganho de tensão.

Fig.4.5. Especificações e parâmetros tecnológicos para Amplificador II.

The screenshot shows a dialog box titled "Amplifier II" with two columns: "Specifications" and "Technological Parameters". Each parameter has a text input field with a numerical value. At the bottom, there are three buttons: "Continue", "Cancel", and "Help".

Specifications		Technological Parameters	
gm	4 uA / V	L (min)	1 um
fT (min)	1 MHz	C'ox	2 fF / um2
fT (max)	10 MHz	Vt	0.5 V
ID (min)	200 nA	n	1.25
Continue		uo	500 cm2 / V s
Cancel		VE	5 V / um
Help			

4.2.3. Transcondutor

Esta opção deve ser escolhida quando for considerado o projeto de um transistor que deve operar como um transcondutor. A partir da especificação de uma transcondutância fixa (g_m), um valor mínimo para a frequência de ganho unitário (f_{Tmin}) e uma faixa de valores para o nível de inversão (i_{fmin} , i_{fmax}), conforme mostrado na figura (4.6), é obtido o espaço de projeto.

4.2.4. Espelho de Corrente

Nesta opção supõe-se o transistor sendo utilizado como um espelho de corrente. Desta forma, a especificação fixa se torna a

corrente I_D e não mais a transcondutância. As demais especificações são uma frequência de ganho unitário mínima (f_{Tmin}) e um valor máximo para o nível de inversão (i_{fmax}), segundo mostrado na figura (4.7).

Fig.4.6. Especificações e parâmetros tecnológicos para Transconductor.

The screenshot shows a window titled "Transconductor" with two columns of input fields. The left column is labeled "Specifications" and the right column is labeled "Technological Parameters".

Specifications		Technological Parameters	
gm	4 $\mu A / V$	L (min)	1 μm
fT (min)	1 MHz	C'ox	2 fF / μm^2
if (min)	1	Vt	0.5 V
if (max)	100	n	1.25
	Continue	uo	500 $cm^2 / V \cdot s$
	Cancel	VE	5 V / μm
	Help		

4.3. CÁLCULO DO ESPAÇO DE PROJETO

A etapa de obtenção do espaço de projeto inicia-se com a reunião dos parâmetros tecnológicos através da equação para a corrente de normalização de um transistor quadrado, dada pela expressão (2.7.b). Esta primeira versão da ferramenta não leva em consideração os efeitos da variação de temperatura, ou seja, supõe-se que o transistor não opera em condições extremas de temperatura, atribuindo-se o valor $T = 300K$ para o cálculo da tensão termodinâmica. Dessa forma, o valor de ϕ_t é constante e aproximadamente 25,9mV. De posse das informações sobre a tecnologia a ser utilizada, o espaço de projeto é calculado de acordo com o caso escolhido e as especificações desejadas e fornecidas pelo usuário.

Fig.4.7. Especificações e parâmetros tecnológicos para Espelho de Corrente.

The screenshot shows a software window titled "Current Mirror" with two columns of input fields: "Specifications" and "Technological Parameters".

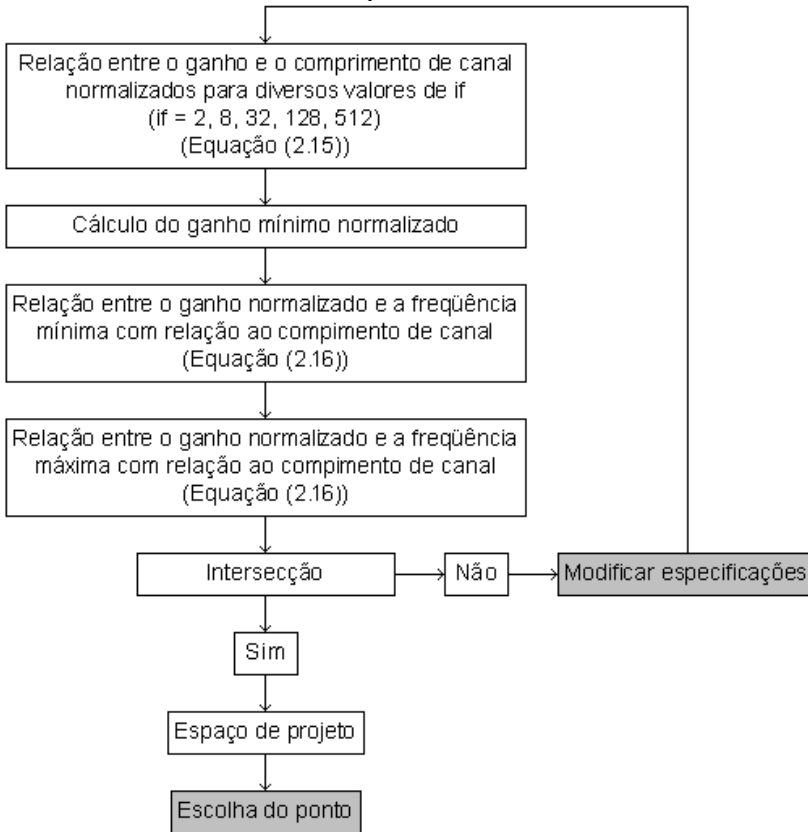
Specifications			Technological Parameters		
ID	200	nA	L (min)	1	um
fT (min)	1	MHz	C'ox	2	fF / um2
if (max)	100		Vt	0.5	V
			n	1.25	
			uo	500	cm2 / V s
			VE	5	V / um

Below the input fields are three buttons: "Continue", "Cancel", and "Help".

Na escolha de um projeto de um transistor utilizando o caso Amplificador I, o procedimento utilizado pela ferramenta para o cálculo do espaço de projeto pode ser observado pelo esquema apresentado na figura (4.8). Primeiramente é calculada, a partir da equação (2.14), a relação entre o ganho de tensão e o comprimento de canal para valores constantes de i_f , com o intuito de auxiliar o usuário quanto à polarização do transistor. O ganho de tensão normalizado é então calculado e traçado no gráfico. Por fim, são obtidas as relações entre o ganho e as frequências mínima e máxima, por meio da equação (2.16). Traçadas todas as curvas no gráfico, assinalam-se as regiões que satisfazem o projeto nas especificações e verifica-se a intersecção entre elas.

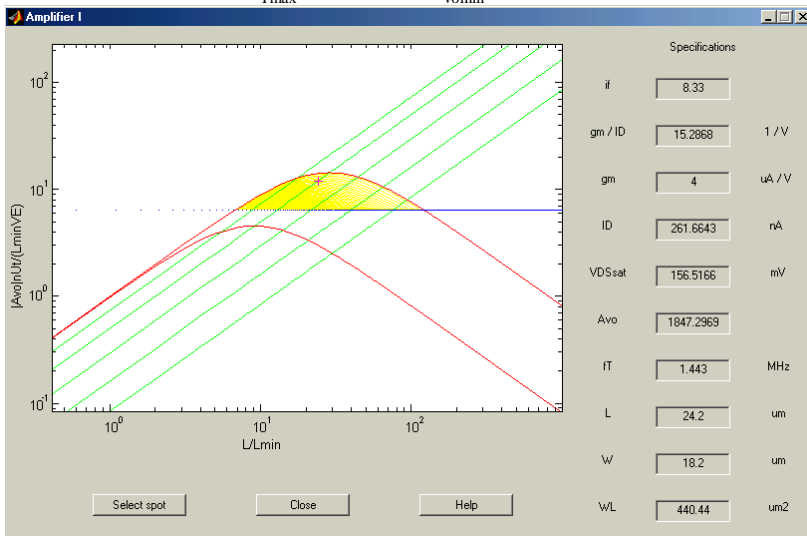
Caso haja intersecção, o espaço de projeto é definido e o usuário pode, então, partir para a próxima etapa do programa: a seleção de pontos. Na hipótese de não existir intersecção, torna-se necessário retornar para a etapa anterior e redefinir as especificações e/ou a tecnologia.

Fig.4.8. Procedimento para o cálculo do espaço de projeto no caso Amplificador I.



O espaço de projeto obtido através do uso deste procedimento pode ser observado na figura (4.9), que apresenta a tela do MOSVIEW relativo ao caso Amplificador I. No gráfico tem-se a dependência linear do ganho de tensão com o comprimento de canal, para valores constantes de i_f representados pelas linhas retas (verdes). A relação entre o ganho de tensão e as frequências indicadas é simbolizada pelas curvas (vermelhas) enquanto que a linha horizontal (azul) define o ganho mínimo desejado. A área destacada representa o espaço de projeto. Em qualquer ponto desse espaço as especificações informadas são alcançadas. É importante ressaltar que se forem especificados valores muito altos para as frequências de ganho unitário e também para o ganho, o espaço de projeto pode ser vazio.

Fig.4.9. Espaço de projeto obtido para a opção Amplificador I, utilizando como especificações e parâmetros tecnológicos $L_{\min} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $V_T = 0.5\text{V}$, $n = 1.25$, $\mu_0 = 500\text{cm}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$, $g_m = 4\mu\text{A}/\text{V}$, $f_{T\min} = 1\text{MHz}$, $f_{T\max} = 10\text{MHz}$ e $A_{\text{vomin}} = 1000$.

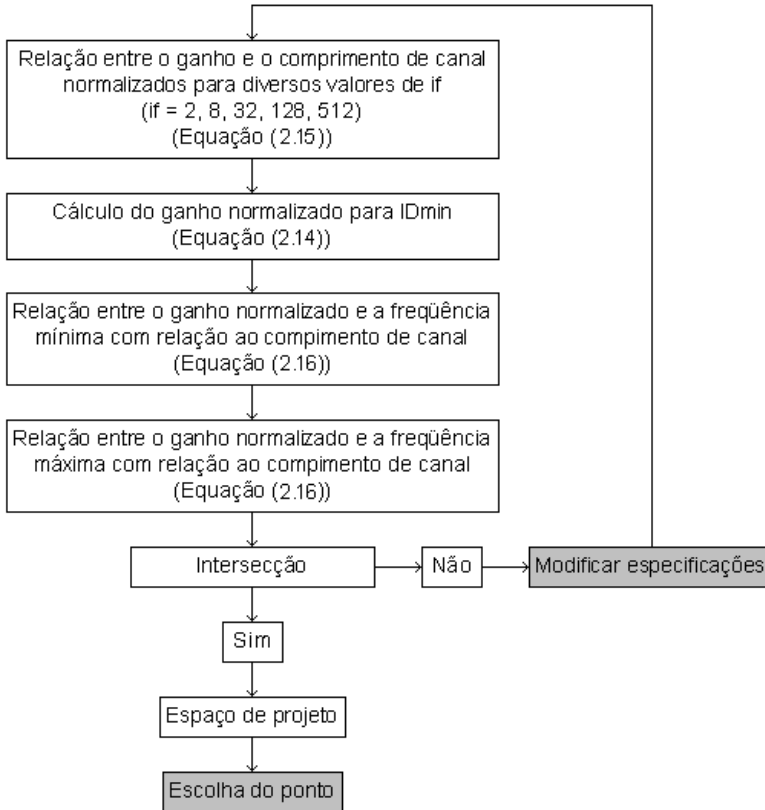


Se for escolhido projetar um transistor utilizando o caso Amplificador II, o procedimento utilizado pela ferramenta para o cálculo do espaço de projeto é muito semelhante ao utilizado no caso anterior, conforme pode ser observado na figura (4.10). Novamente, é calculada a relação entre o ganho de tensão e o comprimento de canal para valores constantes de i_f a partir da equação (2.15). A seguir, é calculado o ganho de tensão normalizado a partir de $I_{D\min}$ com ajuda da expressão (2.14). Então, por meio da equação (2.16), são obtidas as relações entre o ganho e as frequências mínima e máxima. Aqui, o procedimento torna-se igual ao realizado para o caso anterior, sendo necessário verificar a intersecção entre as regiões.

Na figura (4.11) tem-se o espaço de projeto obtido usando a opção Amplificador II. Pelo gráfico é possível verificar que a área de projeto é delimitada pelas frequências, cuja relação com o ganho de tensão é representado pelas curvas (vermelhas), e pela mínima corrente requerida, simbolizada pela reta (preta) em destaque. Essa corrente ainda restringe o nível de inversão a ser utilizado, uma vez que ela pode ser interpretada como um nível mínimo de inversão equivalente à mínima corrente. A partir da área obtida, pode-se selecionar o ponto

cujas características melhor se adaptem ao projeto do amplificador desejado.

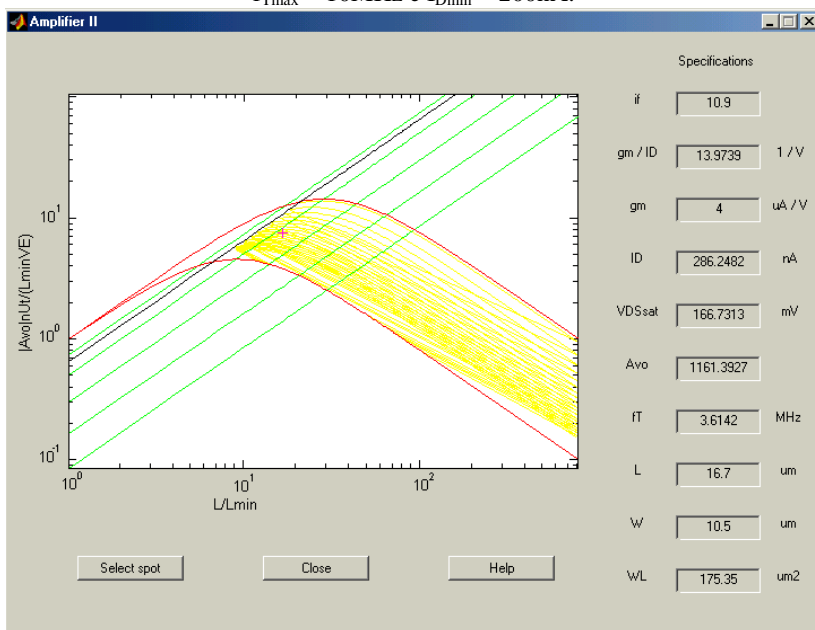
Fig.4.10. Procedimento para o cálculo do espaço de projeto no caso Amplificador II.



Ao escolher o projeto de um transistor utilizando a opção Transconductor, é utilizado pelo programa um procedimento para o cálculo do espaço de projeto conforme mostrado na figura (4.12). Inicialmente, emprega-se a equação (2.15) a fim de calcular a relação entre o ganho de tensão e o comprimento de canal para valores constantes de i_f . A seguir, é calculada a relação entre o ganho e a frequência de corte mínima, através da equação (2.16). Por fim, são calculadas as relações entre o ganho de tensão e o comprimento de canal para os níveis de inversão mínimo e máximo, empregando mais uma vez

a expressão (2.15). É então realizada a análise do espaço calculado e verificada a existência de intersecção entre as regiões.

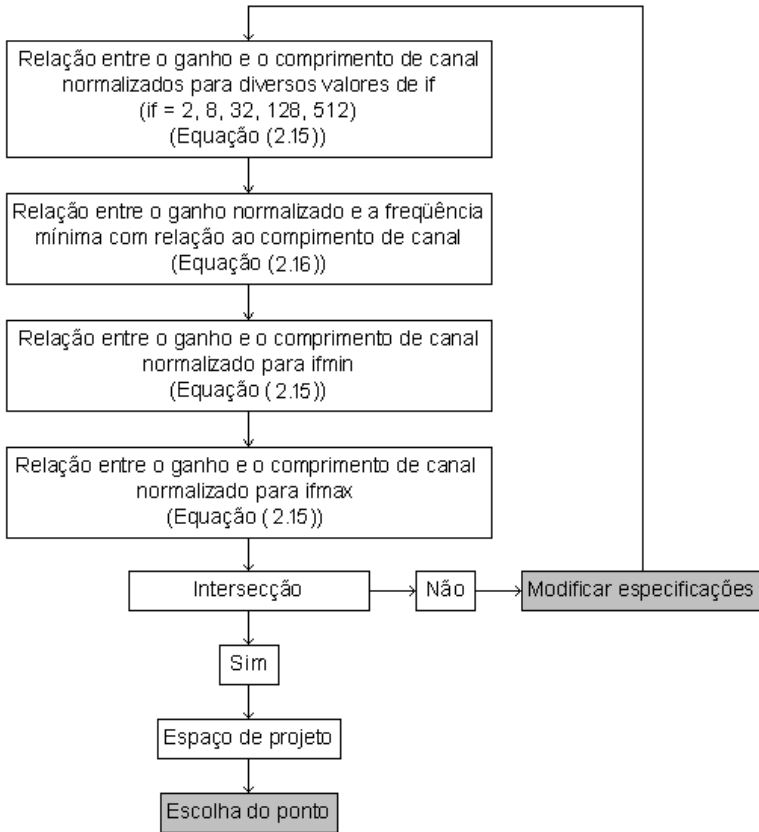
Fig.4.11. Espaço de projeto obtido para a opção Amplificador II utilizando como especificações e parâmetros tecnológicos $L_{\min} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $V_T = 0.5\text{V}$, $n = 1.25$, $\mu_o = 500\text{cm}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$, $g_m = 4\mu\text{A}/\text{V}$, $f_{T\min} = 1\text{MHz}$, $f_{T\max} = 10\text{MHz}$ e $I_{D\min} = 200\text{nA}$.



Utilizando-se a opção Transcondutor pode ser obtido um espaço de projeto como aquele mostrado na figura (4.13). Pelo gráfico gerado pelo MOSVIEW, percebe-se que os limites da área na qual as especificações desejadas são satisfeitas são dados pelas relações do ganho de tensão com os níveis de inversão mínimo e máximo, representadas pelas linhas em destaque (azul), e com a mínima frequência de transição, representada pela curva (vermelha). No gráfico apresentado, tem-se o espaço de projeto definido para a inversão moderada. A dependência linear do ganho de tensão com o comprimento de canal, para valores constantes de i_D , é novamente representada pelas linhas retas (verdes) e auxiliam o usuário quanto à polarização do transistor.

Por último, escolhendo-se projetar um transistor utilizando a

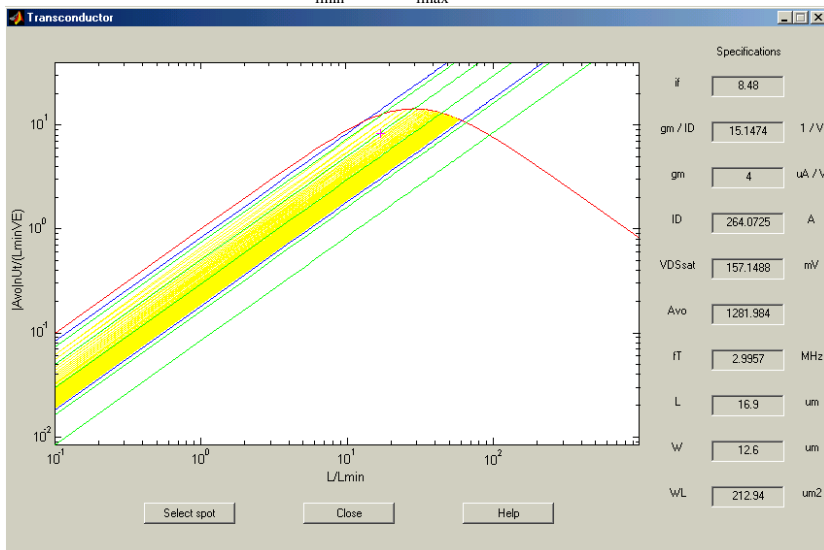
Fig.4.12. Procedimento para o cálculo do espaço de projeto no caso Transconductor.



opção Espelho de Corrente, o procedimento utilizado pela ferramenta para o cálculo do espaço de projeto pode ser expresso pelo esquema apresentado na figura (4.14). Depois de calculada e traçada a relação entre o ganho de tensão e o comprimento de canal para valores constantes de i_f , a partir da equação (2.15), é obtida a relação entre o ganho de tensão normalizado e a mínima frequência de corte, utilizando a expressão (2.16). Finalmente, é calculada relação entre o ganho de tensão e o comprimento de canal para o nível máximo de inversão, utilizando-se a equação (2.15). Após traçadas todas as curvas no gráfico é verificado, como nas demais opções, se há intersecção entre elas. Caso exista intersecção, o espaço de projeto é definido e o usuário pode partir para a seleção de pontos. Caso não se obtenha uma intersecção entre as

regiões, é preciso voltar para a etapa anterior e redefinir as especificações.

Fig.4.13. Espaço de projeto obtido para a opção Transconductor utilizando como especificações e parâmetros tecnológicos $L_{\min} = 1\mu\text{m}$, $C_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $V_T = 0.5\text{V}$, $n = 1.25$, $\mu_o = 500\text{cm}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$, $g_m = 4\mu\text{A}/\text{V}$, $f_{T\min} = 1\text{MHz}$, $i_{f\min} = 1$ e $i_{f\max} = 100$.



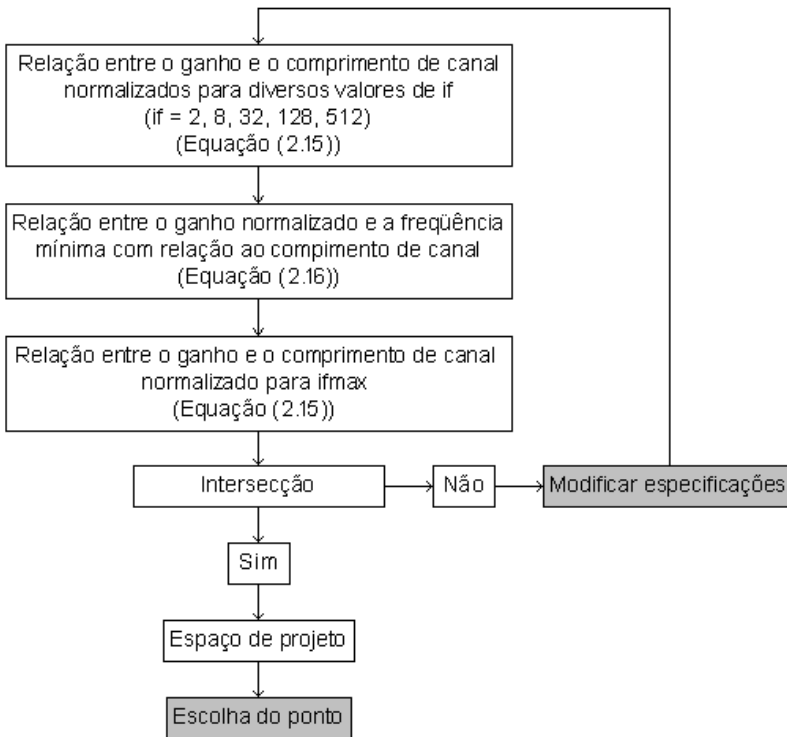
Utilizando esse procedimento é obtido como espaço de projeto o gráfico apresentado na figura (4.15), onde as curvas que representam a relação entre o ganho de tensão e a frequência mínima (curva vermelha) e o nível de inversão máximo (reta azul) determinam os limites da área. Em qualquer ponto desse espaço as especificações desejadas e informadas são alcançadas

4.4. SELEÇÃO DOS PONTOS

Após definido o espaço de projeto que atende as especificações para um dado transistor, é possível selecionar um ponto no gráfico, primeiro através do botão de seleção (*Select spot*) e depois clicando sobre a figura. Escolhendo um ponto qualquer no gráfico, todas as informações relativas a ele são calculadas e armazenadas (próxima etapa) e informadas à direita da tela, conforme mostrado nas figuras

(4.9), (4.11), (4.13) e (4.15). Escolhendo-se um ponto fora do espaço de projeto, a especificação que não foi satisfeita é apresentada em vermelho, de modo a facilitar ao usuário a identificação e a escolha de um novo ponto, que deve ser feita repetindo-se o procedimento adotado para o ponto anterior.

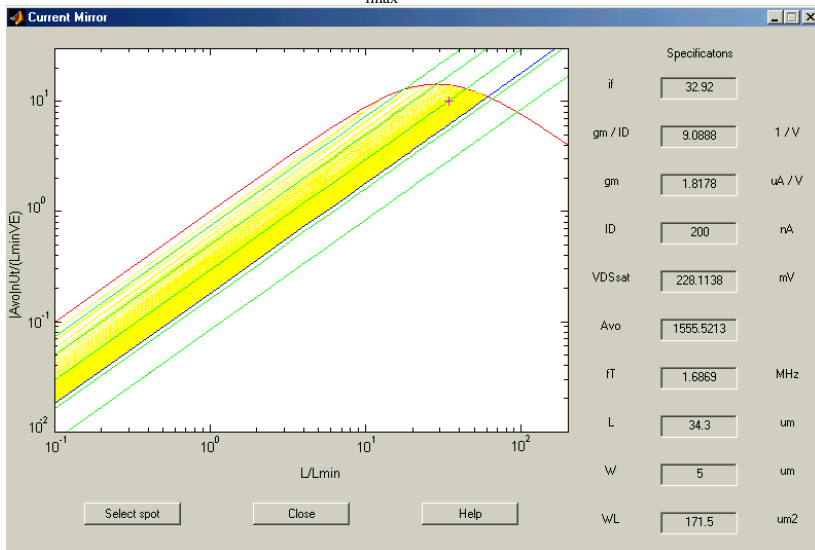
Fig.4.14. Procedimento para o cálculo do espaço de projeto no caso Espelho de Corrente.



4.5. CÁLCULO E ARMAZENAMENTO DE DADOS

Depois de selecionado um ponto qualquer pelo usuário, é executada uma sequência de cálculos a fim de se obter as características de um transistor, relativas àquele ponto. O procedimento de cálculo realizado pelo programa pode ser esquematizado como mostra a figura (4.16). O procedimento utilizado pela opção Espelho de Corrente diferencia-se do seguido para os demais casos, uma vez que a especificação fixa é a corrente de dreno e não mais a transcondutância.

Fig.4.15. Espaço de projeto obtido para a opção Espelho de Corrente utilizando como especificações e parâmetros tecnológicos $L_{\min} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $V_T = 0.5\text{V}$, $n = 1.25$, $\mu_0 = 500\text{cm}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$, $I_D = 200\text{nA}$, $f_{T\min} = 1\text{MHz}$ e $i_{f\max} = 100$.



Supondo-se que as características obtidas para um determinado ponto não agradem ao usuário, é possível escolher outros pontos, bastando para isso repetir o procedimento de seleção, conforme explicado no item 4.4.

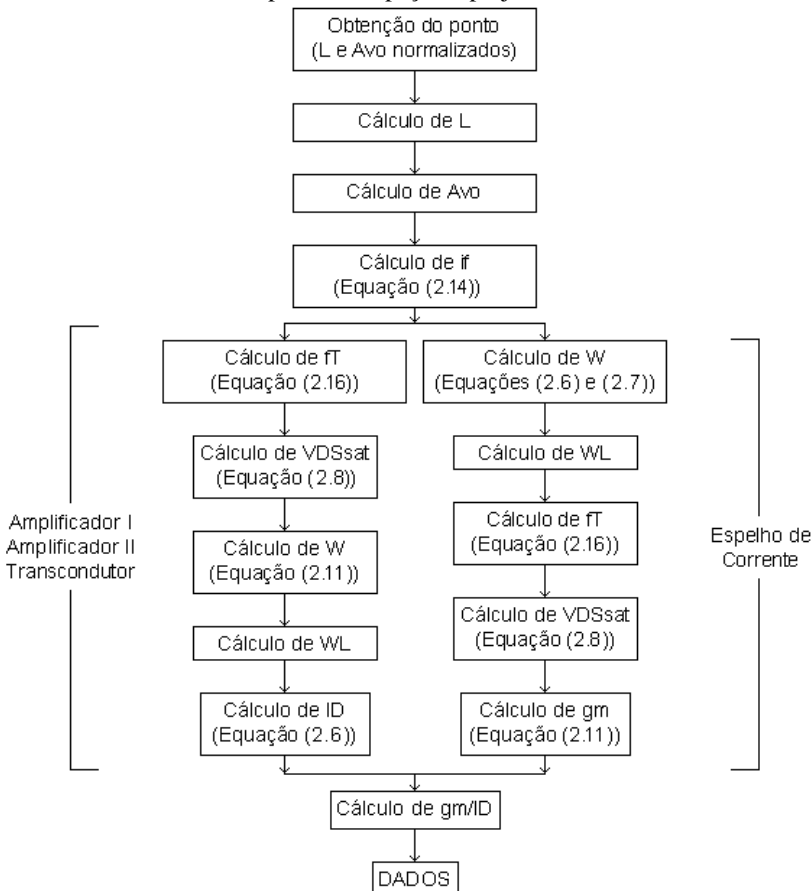
Todas as características determinadas para os pontos escolhidos são armazenadas em arquivos de extensão “mat”. Dessa forma, o usuário pode ter acesso a todos os dados relativos aos pontos selecionados. Para isso, é necessário apenas carregar os arquivos referentes ao caso escolhido através da janela principal do MATLAB. Os arquivos de especificações e parâmetros tecnológicos e características de cada caso são apresentados na tabela (4.1).

4.6. ESCOLHA DO TRANSISTOR

Cabe ao usuário escolher qual o melhor ponto para o projeto a que o transistor é designado. Para tanto, é necessário que ele verifique as características obtidas para um determinado ponto e as especificações do circuito. Uma vez que o transistor calculado satisfaça as especificações,

pode-se partir para o projeto do circuito. Caso isso não aconteça, é possível escolher outros pontos, como explicado no item 4.4.

Fig.4.16. Procedimento para o cálculo dos dados para um determinado ponto do espaço de projeto.



Tab.4.1. Arquivos de armazenamento de dados utilizados pelo MOSVIEW.

Caso	Dados de entrada	Dados de saída
Amplificador I	param1.mat	dados1.mat
Amplificador II	param2.mat	dados2.mat
Transconductor	param3.mat	dados3.mat
Espelho de Corrente	param4.mat	dados4.mat

4.7. ARQUIVOS DE DADOS

Durante a execução do programa todos os dados fornecidos ou calculados são armazenados em arquivos do tipo ‘mat’. Esses arquivos podem ser classificados como arquivos de dados de entrada, onde são armazenados as especificações de projeto e os parâmetros tecnológicos, e arquivos de dados de saída, onde são guardados os valores referentes às características dos pontos selecionados. Na tabela (4.1) são apresentados os arquivos referentes a cada um dos casos. O usuário pode acessar todas essas informações através da janela principal do *software*.

5 PROJETO DE AMPLIFICADORES CMOS UTILIZANDO MOSVIEW

A ferramenta desenvolvida e apresentada neste trabalho permite o projeto de transistores e a visualização e exploração do espaço de projeto bem como de diversas características do dispositivo, a partir de determinados conjuntos de especificações.

Neste capítulo, são apresentados projetos de algumas topologias de amplificadores, objetivando exemplificar a utilidade da ferramenta. Entretanto, é importante observar que o critério adotado no projeto (resposta em frequência, eficiência em área, nível de inversão, excursão em tensão) depende da aplicação do circuito, sendo, portanto, escolha do projetista.

5.1. PROJETO DE AMPLIFICADOR DE ÚNICO ESTÁGIO PARA MÁXIMO GANHO

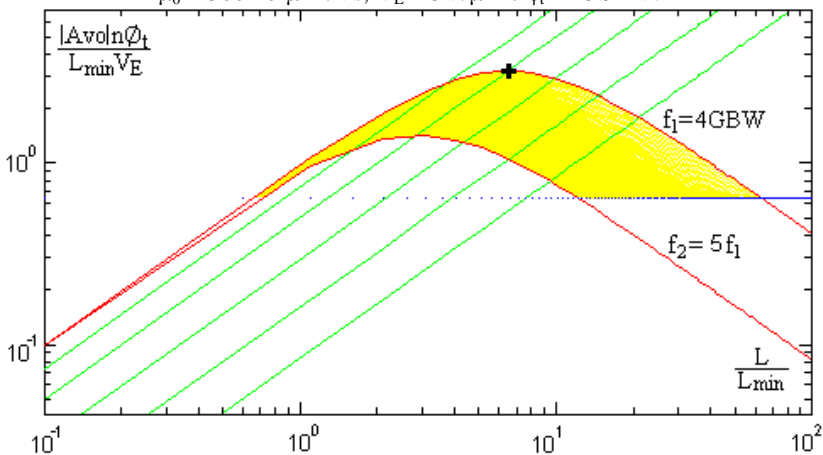
Utilizando a metodologia proposta em [01] e a ferramenta desenvolvida, buscou-se projetar um amplificador de um único estágio para o máximo ganho. Os parâmetros para o amplificador foram obtidos a partir dos valores para o produto ganho-banda (GBW), e considerando a frequência de corte $f_T = 4\text{GBW}$. Essa razão entre o GBW e a frequência tem por objetivo impedir que os efeitos não quasi estáticos, relacionados ao comprimento do canal L , afetem a resposta em frequência do amplificador acima de GBW e, também, evitar que as capacitâncias parasitas, proporcionais à largura do canal W , sejam comparáveis a capacitância de carga, C_L [03].

Utilizando como parâmetros tecnológicos $L_{\min} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$, foram determinadas as diversas características para o transistor através da seleção de pontos no espaço de projeto calculado com o auxílio da opção Amplificador I do MOSVIEW. Foram usadas como especificações uma transcondutância g_m , obtida através da equação (3.1) para cada um dos valores de GBW e considerando $C_L = 1\text{pF}$, uma faixa de frequências $f_{T\min} = 4\text{GBW}$, $f_{T\max} = 3$ a $5 f_{T\min}$ e, como referência, um ganho de tensão $A_{VO} = 100$ para $\text{GBW} < 200\text{MHz}$ e $A_{VO} = 10$ para $\text{GBW} > 200\text{MHz}$. Os resultados obtidos são mostrados na tabela (5.1). Nas figuras (5.1) e (5.2) são apresentados os gráficos usados para a obtenção dos parâmetros do amplificador, para os casos $\text{GBW} = 5\text{MHz}$ e $\text{GBW} = 300\text{MHz}$, respectivamente.

Tab. 5.1. Parâmetros de projeto básicos de um amplificador de único estágio para ganho máximo.

GBW [MHz]	5	10	30	50	100	300	500
f_T [MHz]	20	40	121	194	402	1229	2071
A_{VO}	498	353	202	159	111	61	42
i_f	8.2	8.2	7.9	8.5	7.5	20.3	49.3
I_D [μ A]	2.05	4.09	12.13	21.2	39.74	171.0	402.6
g_m/I_D [V^{-1}]	13.31	15.35	15.54	14.86	15.81	11.02	7.81
V_{DSsat} [mV]	156	156	155	157	153	197	261
L [μ m]	6.5	4.6	2.6	2.1	1.4	1	1
W [μ m]	38.8	53.9	95.6	118.1	177.6	221.9	226.2

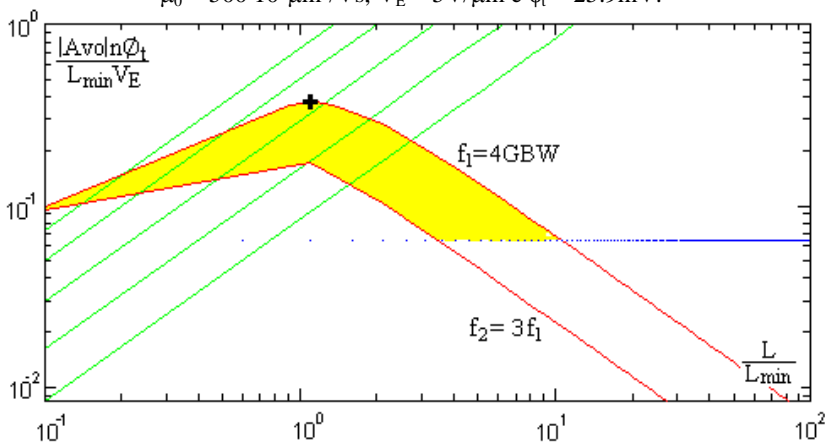
Fig. 5.1. Gráfico para um amplificador de único estágio com GBW = 5MHz e parâmetros tecnológicos $L_{min} = 1\mu m$, $C_{ox} = 2fF/\mu m^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu m^2/Vs$, $V_E = 5V/\mu m$ e $\phi_t = 25.9mV$.



Como verificado anteriormente, para transistores com um valor constante de frequência de corte, o máximo ganho é obtido para um nível de inversão $i_f = 8$, desde que o valor do comprimento do canal seja maior que L_{min} . Entretanto, se a frequência de corte for aumentada indefinidamente, o ganho máximo não só diminui, como também só é alcançado para níveis de inversão de valores maiores que oito, de forma que o valor de L não seja inferior ao comprimento mínimo do canal.

Isso pode ser observado através da tabela (5.1), para $GBW = 300\text{MHz}$ e $GBW = 500\text{MHz}$, e é explicado pelo fato de o regime de inversão estar ligado à especificação do produto ganho-banda. Assim, aumentando-se o GBW tem-se a passagem da inversão fraca para a moderada e, até mesmo, para a forte.

Fig. 5.2. Gráfico para um amplificador de único estágio com $GBW = 300\text{MHz}$ e parâmetros tecnológicos $L_{\min} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$.



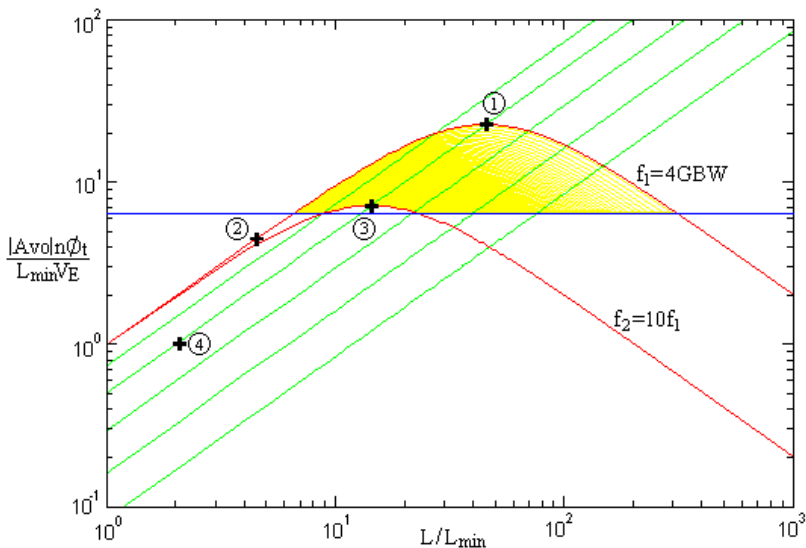
5.2. PROJETO DE AMPLIFICADOR FONTE-COMUM

Assumindo que a transcondutância possui um valor fixo, é possível utilizar o primeiro caso do MOSVIEW, Amplificador I, para projetar um amplificador fonte-comum. Nas tabelas a seguir são mostrados alguns parâmetros de projeto obtidos para o circuito da figura (3.1), para diferentes valores de GBW , e supondo uma capacitância de carga $C_L = 1\text{pF}$. Novamente são utilizados como parâmetros tecnológicos $L_{\min} = 1\mu\text{m}$, $C'_{\text{ox}} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$. É importante ainda ressaltar que são desconsiderados os efeitos das capacitâncias de dreno parasitas.

Supondo um amplificador fonte-comum para $GBW = 100\text{kHz}$, tem-se, segundo a equação (3.1), uma transcondutância $g_m = 0.63\mu\text{A}/\text{V}$. Utilizando como frequência mínima $f_{T\min} = 4GBW$, foram obtidos os valores apresentados na tabela (5.2). Foram ainda usadas como especificações $f_{T\max} = 10f_{T\min}$ e $A_{VO} = 1000$, valores estes que serviram como referência. Na figura (5.3) é mostrado o gráfico gerado pelo

MOSVIEW e utilizado para a obtenção dos pontos. Pela tabela é possível observar que o ponto quatro não satisfaz as especificações, uma vez que a largura do canal é menor que o valor determinado para a mínima dimensão (L_{\min}).

Fig. 5.3. Espaço de projeto para um amplificador fonte-comum ($GBW = 100\text{kHz}$, $C_L = 1\text{pF}$, $L_{\min} = 1\mu\text{m}$, $C_{ox} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



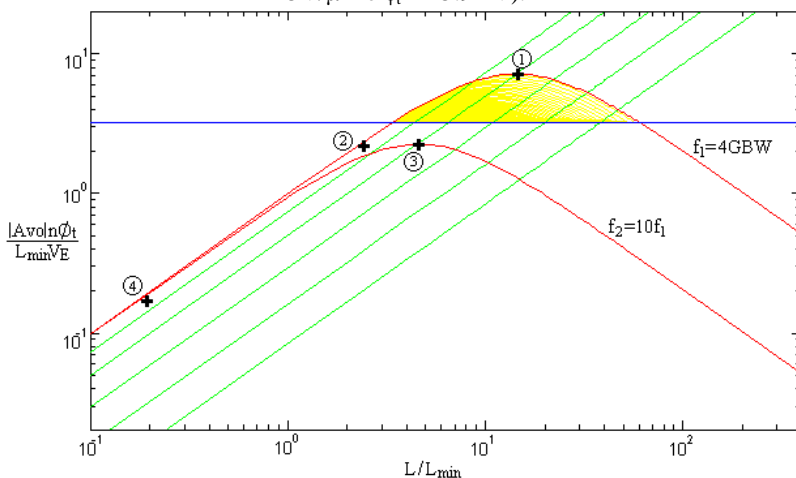
Tab. 5.2. Parâmetros de projeto para um amplificador fonte-comum ($GBW = 100\text{kHz}$, $C_L = 1\text{pF}$, $L_{\min} = 1\mu\text{m}$, $C_{ox} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Ponto	1	2	3	4
f_T [MHz]	0.4	0.5	4.	202
A_{VO}	3445	687	1103	56
i_f	8.7	0.05	7.9	9
I_D [nA]	42.0	20.5	39.5	36
g_m/I_D [V^{-1}]	14.9	30.6	15.9	17.5
V_{DSsat} [mV]	158	104	155	159
L [μm]	45.8	4.5	14.2	5.1
W [μm]	5.3	44.2	1.7	0.2

Na figura (5.4) tem-se o espaço de projeto para um amplificador

cujo produto ganho-banda é $GBW = 1\text{MHz}$ e, conseqüentemente, $g_m = 6,28\mu\text{A/V}$. Novamente foram definidos como demais especificações as frequências mínima $f_{T\min} = 4\text{GBW}$, máxima $f_{T\max} = 10f_{T\min}$ e, ainda, um ganho de tensão $A_{VO} = 500$, sendo as duas últimas especificações apenas valores de referência. Os parâmetros de projeto para os pontos escolhidos são apresentados na tabela (5.3). Novamente, observa-se que o ponto quatro não satisfaz a especificação para a mínima largura do canal.

Fig. 5.4. Espaço de projeto para um amplificador fonte-comum ($GBW = 1\text{MHz}$, $C_L = 1\text{pF}$, $L_{\min} = 1\mu\text{m}$, $C'_{ox} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

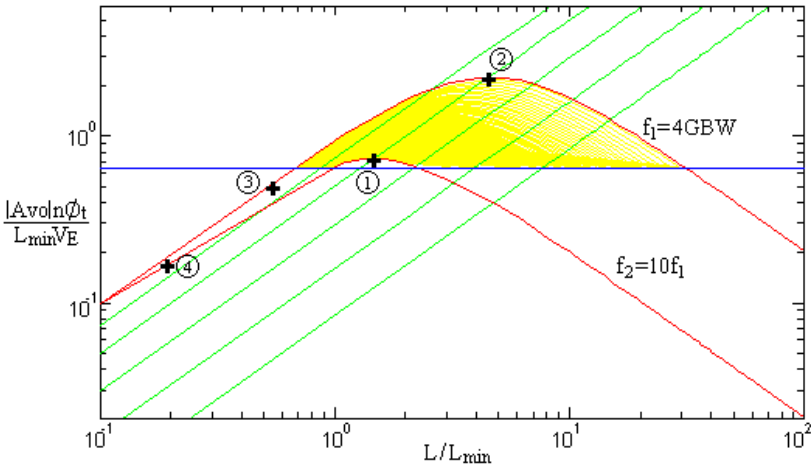


Tab. 5.3. Parâmetros de projeto para um amplificador fonte-comum ($GBW = 1\text{MHz}$, $C_L = 1\text{pF}$, $L_{\min} = 1\mu\text{m}$, $C'_{ox} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Ponto	1	2	3	4
f_T [MHz]	4	14	41	3705
A_{VO}	1103	338	346	26
i_f	8.6	0.4	8.7	0.8
I_D [nA]	415	223	420	231
g_m/I_D [V^{-1}]	15.1	28.2	14.9	27.2
V_{DSsat} [mV]	157	108	158	113
L [μm]	14.6	2.4	4.6	0.2
W [μm]	16.9	29.8	5.3	1.3

Considerando agora um amplificador com um produto ganho-banda é $GBW = 10\text{MHz}$ e transcondutância $g_m = 62,83\mu\text{A/V}$, tem-se o espaço de projeto definido conforme a figura (5.5). Como especificações foram definidas as frequências mínima $f_{T\min} = 4GBW$, máxima $f_{T\max} = 10f_{T\min}$ e como ganho de tensão $A_{VO} = 100$. Os parâmetros de projeto obtidos para os pontos escolhidos são apresentados na tabela (5.4). Verifica-se, neste caso, que a condição para mínimo comprimento de canal não é satisfeita para os pontos três e quatro.

Fig. 5.5. Espaço de projeto para um amplificador fonte-comum ($GBW = 10\text{MHz}$, $C_L = 1\text{pF}$, $L_{\min} = 1\mu\text{m}$, $C'_{ox} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



Tab. 5.4. Parâmetros de projeto para um amplificador fonte-comum ($GBW = 10\text{MHz}$, $C_L = 1\text{pF}$, $L_{\min} = 1\mu\text{m}$, $C'_{ox} = 2\text{fF}/\mu\text{m}^2$, $n = 1.25$, $\mu_0 = 500 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_E = 5\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Ponto	1	2	3	4
f_T [MHz]	385	43	96	4227
A_{VO}	113	338	75	26
i_f	8.6	8.7	0.1	1
I_D [μA]	4.17	4.18	2.08	2.44
g_m/I_D [V^{-1}]	15.1	15.0	30.1	25.7
$V_{DS\text{sat}}$ [mV]	158	158	105	114
L [μm]	1.5	4.5	0.5	0.2
W [μm]	17.3	51.7	208.4	11.8

A partir das tabelas (5.2), (5.3) e (5.4) pode-se observar que, para o amplificador de maior ganho (pontos 1, 1 e 2, respectivamente), tem-se a menor frequência e a maior área, o contrário acontecendo para o transistor de menor área (pontos número 4 em todos os gráficos). Já os pontos indicando a inversão fraca apresentam as menores correntes, entretanto possuem as maiores larguras de canal, a não ser quando considerados ganhos extremamente baixos.

5.3. PROJETO DE AMPLIFICADOR DIFERENCIAL

Com o objetivo de projetar um amplificador diferencial como mostrado na figura (3.2), para um produto ganho-banda $GBW = 3\text{MHz}$ e uma capacitância de carga $C_L = 10\text{pF}$, utilizou-se a ferramenta desenvolvida, de modo a obter as características e parâmetros de projeto para cada um dos transistores do circuito. O procedimento realizado e os resultados obtidos são explicados a seguir. Para o projeto e simulações foram considerados os parâmetros tecnológicos do modelo ACM para a tecnologia AMS $0.8\mu\text{m}$, conforme a tabela (5.5). Nela constam os valores da capacitância de óxido por unidade de área, tensão de limiar e mobilidade para transistores canal N e canal P extraídos para o modelo empregado, segundo o Apêndice A.

Tab. 5.5. Parâmetros tecnológicos para o modelo ACM utilizando a tecnologia AMS $0.8\mu\text{m}$.

Parâmetro	Canal P	Canal N
C'_{ox} [fF/ μm^2]	2.12	2.18
V_T [V]	0.677	0.767
μ_0 [$\mu\text{m}^2/\text{Vs}$]	190	514
N	1.3	1.3

Os valores para a tensão de Early por unidade de comprimento para transistores canal N e canal P foram obtidos de [18] e [19], conforme especificado na tabela (5.6).

Tab. 5.6. Valores para a tensão de Early.

Referência	[18]	[18]	[19]
Canal N: V_E [V/ μm]	10	12.5	8.3
Canal P: V_E [V/ μm]	5	6.5	4.5

A fim de utilizar como tensão V_E valores constantes e coerentes

com os apresentados na tabela (5.6), durante o processo de determinação do espaço de projeto através do MOSVIEW, foram empregados, para essa tensão, os valores $V_{En} = 10.3 \text{ V}/\mu\text{m}$ e $V_{Ep} = 5.3 \text{ V}/\mu\text{m}$.

No projeto dos transistores de entrada T_1 e T_2 , a obtenção do espaço de projeto foi realizada a partir das especificações determinadas pelo caso Transcondutor da ferramenta MOSVIEW. O valor de g_{m1} (e g_{m2}) pôde ser calculado com ajuda da expressão (3.1). Assim, para um amplificador com $GBW = 3\text{MHz}$ e $C_L = 10\text{pF}$, $g_{m1} = 188.5\mu\text{A}/\text{V}$. Considerando a tecnologia AMS $0.8\mu\text{m}$ para o projeto dos transistores, foram utilizados os parâmetros indicados na tabela (5.5) e as especificações, conforme a tabela (5.7). A frequência de corte mínima adotada é $f_{Tmin} = 5GBW$, razão utilizada com o propósito de evitar que os efeitos não quasi estáticos possam afetar a resposta em frequência do amplificador acima de GBW , como já mencionado do item 5.1. O espaço de projeto obtido é apresentado na figura (5.6).

Tab. 5.7. Especificações utilizadas para a obtenção do espaço de projeto para os transistores de entrada do amplificador diferencial.

Especificação	Valor
g_m [$\mu\text{A}/\text{V}$]	188.5
f_{Tmin} [MHz]	15
i_{fmin}	1
i_{fmax}	100
L_{min} [μm]	0.8
N	1.3
V_E [$\text{V}/\mu\text{m}$]	5.3

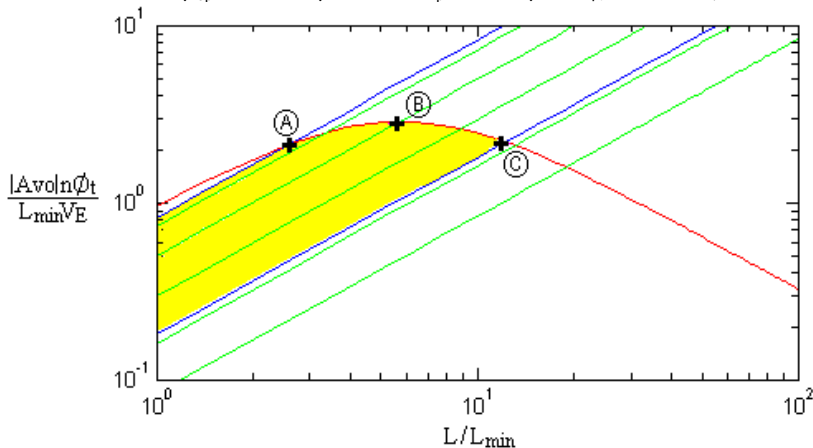
Depois de gerado o gráfico, foram escolhidos três pontos, um no limiar da inversão fraca com a moderada (A), outro no limiar da inversão moderada com a forte (C) e outro para $i_f = 8$ (B), para o qual ganho de tensão apresentado é maior. As características para cada um dos pontos encontram-se na tabela (5.8).

Tomando-se cada um dos pontos selecionados, foi projetado um espelho de corrente com o auxílio da ferramenta, a fim de exemplificar o projeto de um amplificador diferencial.

Considerando o ponto A e utilizando a opção Espelho de Corrente, calculou-se o espaço de projeto dos transistores do espelho de corrente T_3 e T_4 , cujas especificações são apresentadas na tabela (5.9). Na figura (5.7) é apresentado o gráfico contendo o espaço de projeto determinado por esse conjunto de especificações. Foram, então,

selecionados três pontos e as características destes podem ser encontradas na tabela (5.10).

Fig. 5.6. Espaço de projeto para transistores canal P da entrada de um amplificador diferencial ($GBW = 3\text{MHz}$, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxp}} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0p} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{Ep}} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



Tab.5.8. Parâmetros de projeto para os transistores canal P da entrada de um amplificador diferencial ($GBW = 3\text{MHz}$, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxp}} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0p} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{Ep}} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Parâmetro	A	B	C
f_T [MHz]	17.2	15.7	15.6
A_{VO}	226	352	272
i_f	1.2	8.2	99.2
I_D [μA]	7.9	12.8	34.9
g_m [$\mu\text{A}/\text{V}$]	188.5	188.5	188.5
g_m/I_D [V^{-1}]	23.9	14.8	5.4
V_{DSsat} [mV]	116	156	336
L [μm]	2.1	4.5	9.5
W [μm]	781.4	401.4	190.9
WL [μm^2]	1640.9	1806.3	1813.6

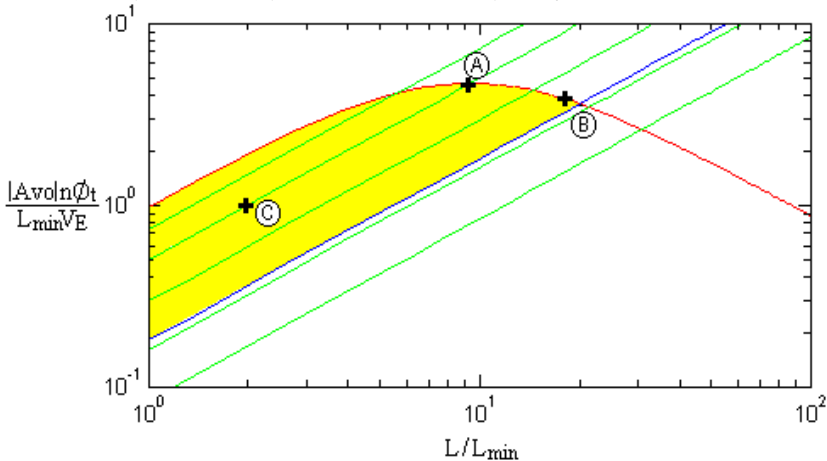
Combinando as características de cada um dos pontos com aquelas determinadas para os transistores de entrada T_1 e T_2 (tabela (5.8)), e aplicando-se as relações conforme definidas no Capítulo 3,

obtêm-se amplificadores com as propriedades segundo apresentadas na tabela (5.11).

Tab. 5.9. Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente, considerando o par de entrada A do amplificador diferencial.

Especificação	Valor
I_D [μA]	7.9
$f_{T\min}$ [MHz]	15
$i_{f\max}$	100
L_{\min} [μm]	0.8
N	1.3
V_E [V/ μm]	10.3

Fig. 5.7. Espaço de projeto para os transistores canal N do espelho de corrente de um amplificador diferencial, considerando $I_D = 7.9\mu\text{A}$ (GBW = 3MHz, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{\text{on}} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



A partir do projeto realizado, foi simulado o funcionamento dos amplificadores obtidos, utilizando o simulador SMASH versão 4.3 [25], [26], com o modelo ACM usando os parâmetros para a tecnologia AMS 0.8 μm (ver Apêndice A). Os resultados obtidos são apresentados na tabela (5.11). Na figura (5.7) tem-se a resposta em frequência do amplificador projetado com as especificações obtidas para os pontos A e C da tabela (5.11).

Tab. 5.10. Parâmetros de projeto para os transistores canal N do espelho de corrente de um amplificador diferencial, considerando $I_D = 7.9\mu\text{A}$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Parâmetro	A	B	C
f_T [MHz]	15.8	16.7	333.5
A_{VO}	1122	857	244
i_f	8.2	82.3	8.1
I_D [μA]	7.9	7.9	7.9
g_m [$\mu\text{A}/\text{V}$]	116.4	46.2	117.0
g_m/I_D [V^{-1}]	14.7	5.8	14.8
V_{DSsat} [mV]	156	315	156
L [μm]	7.4	14.4	1.6
W [μm]	145.6	28.1	32
WL [μm^2]	1077.4	404.64	51.2

Tab. 5.11. Amplificadores obtidos através da combinação dos transistores calculados para o par diferencial T_1 e T_2 e o espelho de corrente T_3 e T_4 . Transistores T_1 e T_2 conforme ponto A da tabela (5.8).

T_3 e T_4	Parâmetro	Teórico	Simulado
A $W = 145.6\mu\text{m}$ $L = 7.4\mu\text{m}$	g_{m1} [$\mu\text{A}/\text{V}$]	188.5	208.1
	GBW [MHz]	3.0	3.1
	A_{VO} [dB]	47.3	42.1
	ΣWL [μm^2]	2718.3	2718.3
	I_{tot} [μA]	15.8	15.8
B $W = 26.5\mu\text{m}$ $L = 15.7\mu\text{m}$	g_{m1} [$\mu\text{A}/\text{V}$]	188.5	190.6
	GBW [MHz]	3.0	3.0
	A_{VO} [dB]	47.9	41.2
	ΣWL [μm^2]	2056.95	2056.95
	I_{tot} [μA]	15.8	15.8
C $W = 2.1\mu\text{m}$ $L = 1.6\mu\text{m}$	g_{m1} [$\mu\text{A}/\text{V}$]	188.5	208.3
	GBW [MHz]	3.0	3.3
	A_{VO} [dB]	44.0	37.0
	ΣWL [μm^2]	1644.26	1644.26
	I_{tot} [μA]	15.8	15.8

Uma vez que o projeto foi realizado desconsiderando-se efeitos extrínsecos e de canal curto, os valores teóricos e simulados podem ser considerados bastante semelhantes. Outro detalhe importante a ser destacado é o fato de ter sido adotado um valor aproximado para a

tensão de Early.

Tomando-se agora o ponto B da figura (5.5), foi calculado, como anteriormente, o espaço de projeto dos transistores do espelho de corrente T_3 e T_4 , cujas especificações são apresentadas na tabela (5.12). O gráfico contendo o espaço de projeto determinado por esse conjunto de especificações é apresentado na figura (5.9). A partir dele, foram selecionados três pontos e as características destes encontram-se na tabela (5.13).

Tab. 5.12. Especificações utilizadas para a obtenção do espaço de projeto do espelho de corrente, considerando o par de entrada B do amplificador diferencial.

Especificação	Valor
I_D [μA]	12.8
$f_{T\min}$ [MHz]	15
$i_{f\max}$	100
L_{\min} [μm]	0.8
n	1.3
V_E [V/ μm]	10.3

Tab. 5.13. Resultados da simulação para os transistores canal N do espelho de corrente de um amplificador diferencial, considerando $I_D = 12.8\mu\text{A}$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{En} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Parâmetro	A	B	C
f_T [MHz]	15.8	16.3	333.5
A_{VO}	1122	867	244
i_f	8.2	88.53	8.1
I_D [μA]	12.8	12.8	12.8
g_m [$\mu\text{A}/\text{V}$]	188.6	72.9	189.7
g_m/I_D [V^{-1}]	14.73	5.69	14.82
$V_{DS\text{sat}}$ [mV]	156	322	156
L [μm]	7.4	14.8	1.6
W [μm]	235.9	44	51.9
WL [μm^2]	1745.7	651.2	83.04

Novamente, combinando as características de cada um dos pontos com aquelas obtidas para os transistores de entrada T_1 e T_2 (tabela (5.8)) e aplicando-se as relações definidas no Capítulo 3, são obtidos amplificadores com as propriedades segundo apresentadas na tabela

(5.14).

Fig. 5.8. Resposta em frequência do amplificador diferencial (GBW = 3MHz, $C_L = 10\text{pF}$) conforme os pontos A e C da tabela (5.11): (a) ganho; (b) fase.

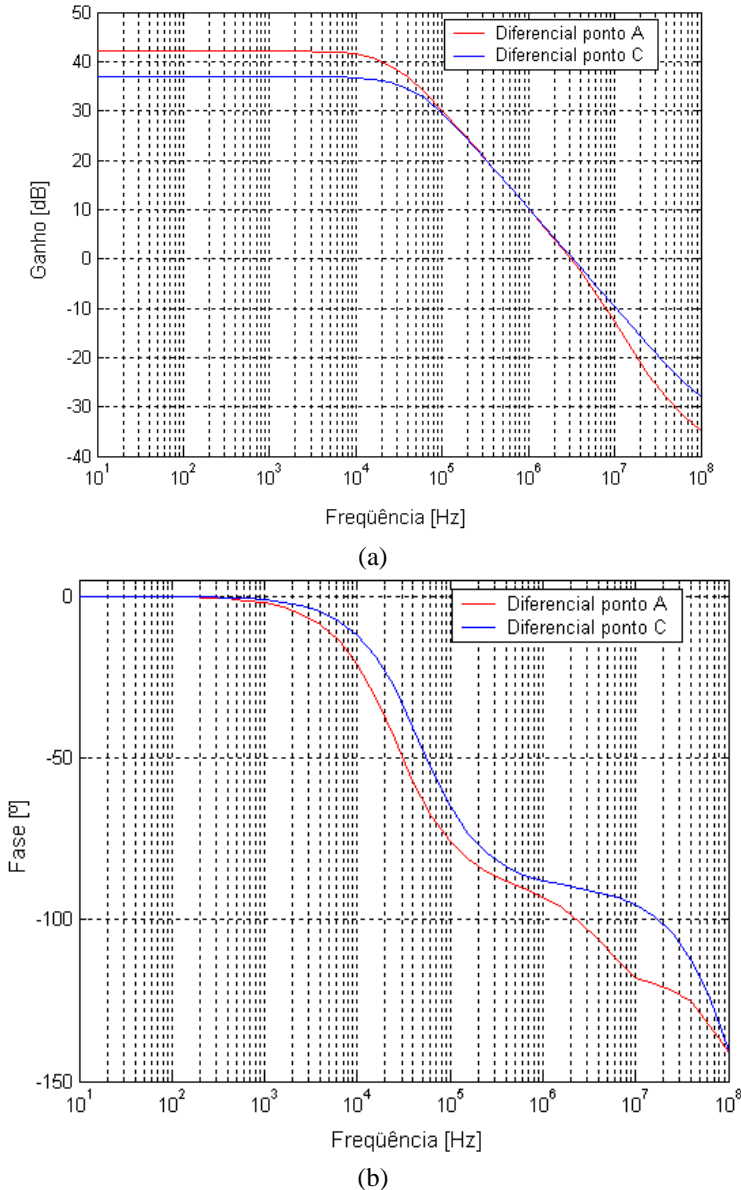
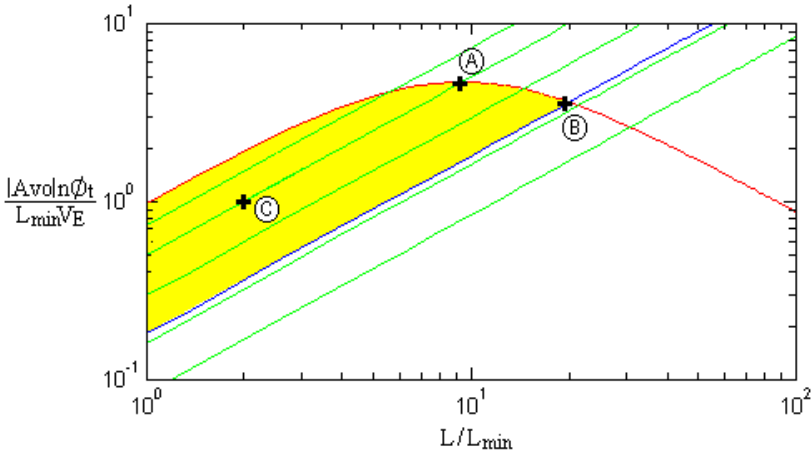


Fig. 5.9. Espaço de projeto para os transistores canal N do espelho de corrente de um amplificador diferencial, considerando $I_D = 12.8\mu\text{A}$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{\text{on}} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



Através de simulações foram verificadas as características dos amplificadores projetados conforme a tabela (5.14). A resposta em frequência do amplificador projetado, com as especificações obtidas para os pontos A e C da tabela, é apresentada na figura (5.10).

Calculando-se o espaço de projeto para o espelho de corrente a partir do ponto C da figura (5.5), e das especificações conforme a tabela (5.15), foi encontrado o gráfico da figura (5.11).

De posse do espaço de projeto para o circuito, foram escolhidos, mais uma vez, três pontos, cujas características são mostradas na tabela (5.16).

Efetuando a combinação das características determinadas para cada um dos pontos da figura (5.11) com as características obtidas para os transistores de entrada T_1 e T_2 de acordo com a tabela (5.8) e com a aplicação das relações demonstradas no Capítulo 3, podem ser obtidos amplificadores com as propriedades mostradas na tabela (5.17).

A fim de verificar as características dos amplificadores projetados, foram realizadas simulações com o auxílio do simulador SMASH e os resultados obtidos podem ser observados na tabela (5.17).

A resposta em frequência do amplificador projetado, com as especificações obtidas para os pontos A e C da tabela (5.17), é apresentada na figura (5.12).

Tab. 5.14. Amplificadores obtidos através da combinação dos transistores calculados para o par diferencial T_1 e T_2 e o espelho de corrente T_3 e T_4 .
Transistores T_1 e T_2 conforme ponto B da tabela (5.8).

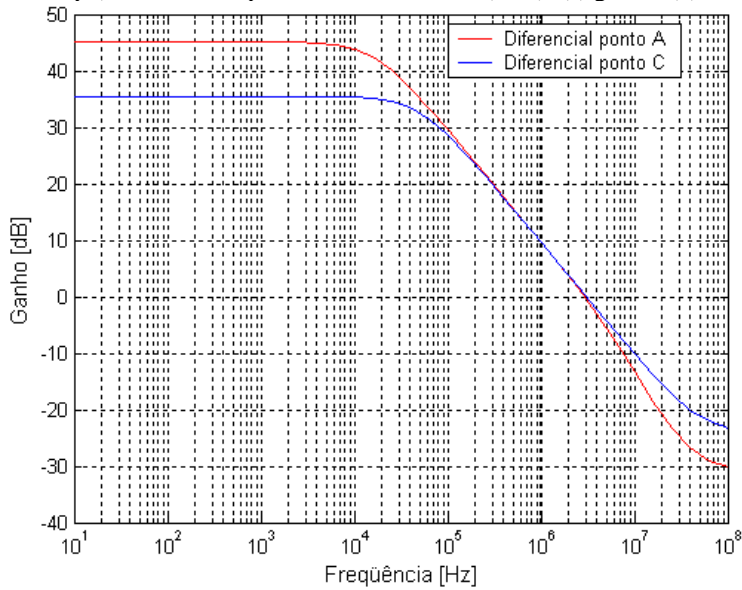
T_3 e T_4	Parâmetro	Teórico	Simulado
A $W = 235.9\mu\text{m}$ $L = 7.4\mu\text{m}$	g_{m1} [$\mu\text{A}/\text{V}$]	188.5	192.5
	GBW [MHz]	3.0	2.9
	A_{VO} [dB]	48.5	45.2
	ΣWL [μm^2]	3552	3552
	I_{tot} [μA]	25.6	25.6
B $W = 44\mu\text{m}$ $L = 14.8\mu\text{m}$	g_{m1} [$\mu\text{A}/\text{V}$]	188.5	190
	GBW [MHz]	3.0	2.8
	A_{VO} [dB]	49.6	40.5
	ΣWL [μm^2]	2457.5	2457.5
	I_{tot} [μA]	25.6	25.6
C $W = 51.9\mu\text{m}$ $L = 1.6\mu\text{m}$	g_{m1} [$\mu\text{A}/\text{V}$]	188.5	192.7
	GBW [MHz]	3.0	3.0
	A_{VO} [dB]	43.1	35.5
	ΣWL [μm^2]	1889.34	1889.34
	I_{tot} [μA]	25.6	25.6

Tab. 5.15. Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente, considerando o par de entrada C do amplificador diferencial.

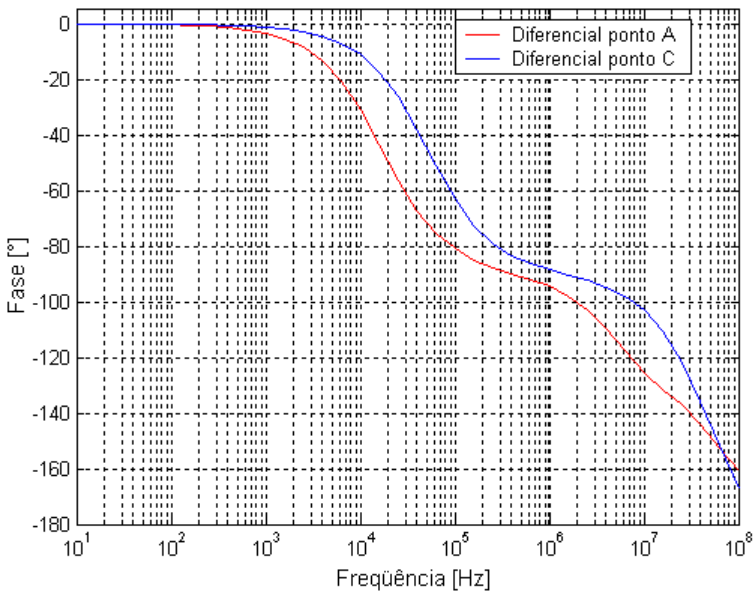
Especificação	Valor
I_D [μA]	34.9
$f_{T\text{min}}$ [MHz]	15
$i_{f\text{max}}$	100
L_{min} [μm]	0.8
n	1.3
V_E [V/ μm]	10.3

Levando-se em consideração que a realização do projeto, através da utilização do MOSVIEW, desconsiderou tanto os efeitos extrínsecos como os de canal curto, além de adotar um valor aproximado para a tensão de Early, as características obtidas para os amplificadores através das simulações são próximas do esperado. Verifica-se que, para um mesmo valor de corrente total, a área é diretamente dependente do nível de inversão escolhido. Já para valores constantes de níveis de inversão, observa-se que, com o aumento de GBW, ocorre a diminuição do ganho, bem como da área total ocupada pelo amplificador.

Fig. 5.10. Resposta em frequência do amplificador diferencial (GBW = 3MHz, $C_L = 10\text{pF}$) conforme os pontos A e C da tabela (5.14): (a) ganho; (b) fase.

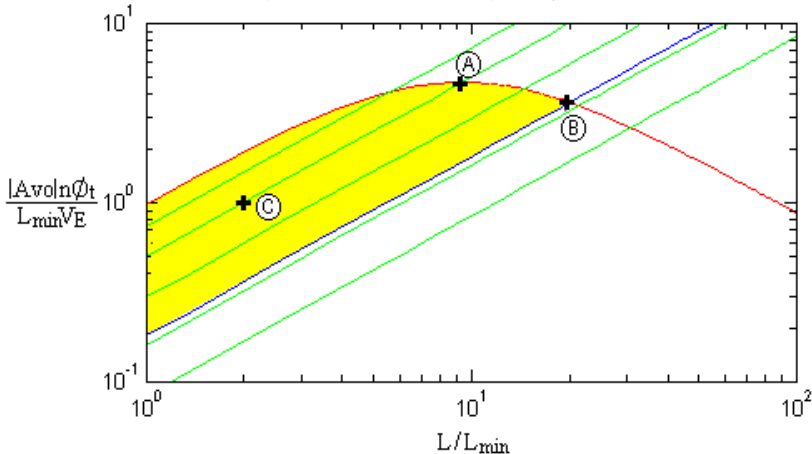


(a)



(b)

Fig. 5.11. Espaço de projeto para os transistores canal N do espelho de corrente de um amplificador diferencial, considerando $I_D = 34.9\mu\text{A}$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



Tab. 5.16. Resultados da simulação para os transistores canal N do espelho de corrente de um amplificador diferencial, considerando $I_D = 34.9\mu\text{A}$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Parâmetro	A	B	C
f_T [MHz]	15.8	16.1	333.5
A_{VO}	1122	867	244
i_f	8.2	92.6	8.1
I_D [μA]	34.9	34.9	34.9
g_m [$\mu\text{A}/\text{V}$]	514.1	194.5	517.2
g_m/I_D [V^{-1}]	14.73	5.57	14.82
V_{DSsat} [mV]	156	328	156
L [μm]	7.4	15.1	1.6
W [μm]	643	116.9	141.5
WL [μm^2]	4758.9	1765.2	226.4

5.4. PROJETO DE AMPLIFICADOR DE TRANSCONDUTÂNCIA MILLER

No intuito de se projetar um amplificador de transcondutância, conforme mostrado na figura (3.3), foram consideradas como

especificações iniciais um produto ganho-banda, GBW, uma capacitância de carga, C_L , e uma margem de fase, M_f , de acordo com a tabela (5.18).

Tab. 5.17. Amplificadores obtidos através da combinação dos transistores calculados para o par diferencial T_1 e T_2 e o espelho de corrente T_3 e T_4 .
Transistores T_1 e T_2 conforme ponto C da tabela (5.8).

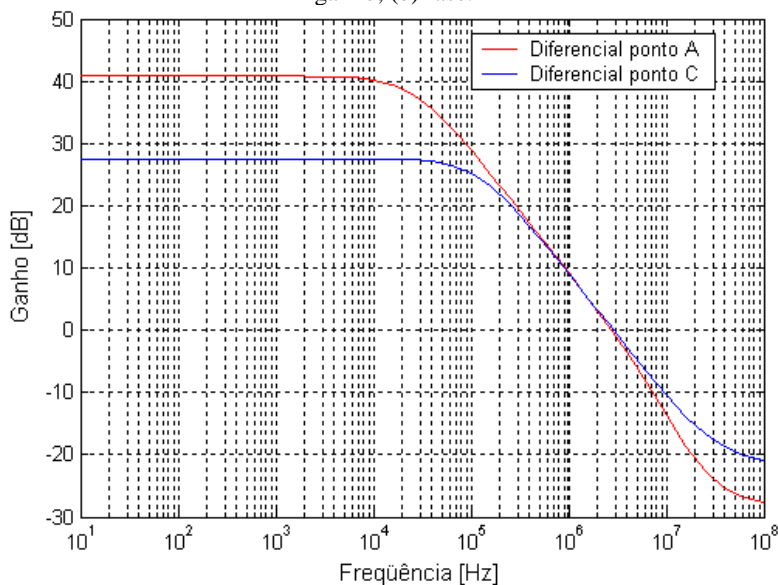
T_3 e T_4	Parâmetro	Teórico	Simulado
A $W = 643\mu\text{m}$ $L = 7.4\mu\text{m}$	g_{m1} [$\mu\text{A/V}$]	188.5	181.1
	GBW [MHz]	3.0	2.7
	A_{VO} [dB]	44.3	40.8
	ΣWL [μm^2]	6571.8	6571.8
	I_{tot} [μA]	69.8	69.8
B $W = 116.9\mu\text{m}$ $L = 15.1\mu\text{m}$	g_{m1} [$\mu\text{A/V}$]	188.5	179.5
	GBW [MHz]	3.0	2.7
	A_{VO} [dB]	46.2	38.1
	ΣWL [μm^2]	3678.79	3678.79
	I_{tot} [μA]	69.8	69.8
C $W = 141.5\mu\text{m}$ $L = 1.6\mu\text{m}$	g_{m1} [$\mu\text{A/V}$]	188.5	181.2
	GBW [MHz]	3.0	2.9
	A_{VO} [dB]	36.5	27.6
	ΣWL [μm^2]	2040.0	2040.0
	I_{tot} [μA]	69.8	69.8

Tab. 5.18. Especificações iniciais para o projeto de um OTA Miller.

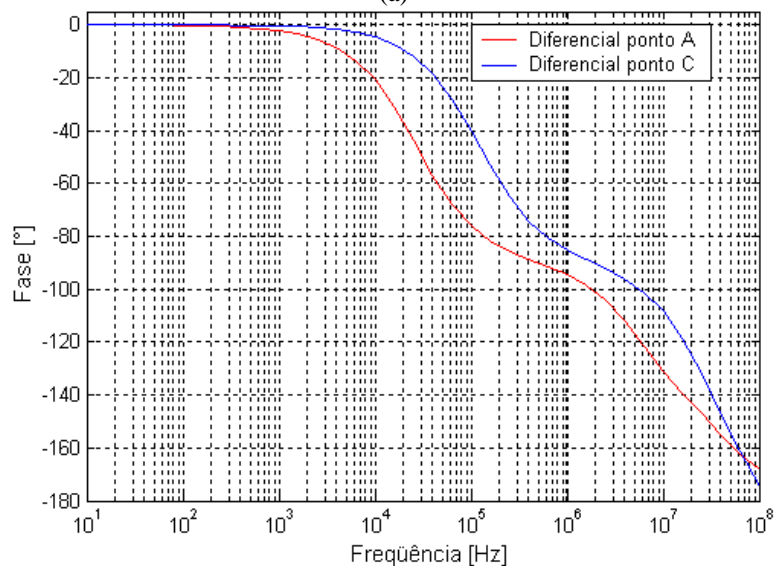
Especificação	Valor
GBW	3MHz
C_L	10pF
M_f	60°

Aplicando-se esses valores às relações definidas no Capítulo 3, foi possível obter as demais especificações para o projeto do amplificador. Inicialmente foi determinado o capacitor de compensação, cujo valor escolhido corresponde a 10% da capacitância de carga. Através da equação (3.17) calculou-se, então, o valor da transcondutância g_{m1} e, a partir da margem de fase requerida, estimou-se o valor de g_{m6} . Para a margem especificada tem-se que a transcondutância deve ser maior que 598.6 $\mu\text{A/V}$. Assim, escolheu-se fixar g_{m6} em 650 $\mu\text{A/V}$, de forma a garantir que a especificação seja atingida. Na tabela (5.19) são apresentadas as demais especificações para o projeto do amplificador.

Fig. 5.12. Resposta em frequência do amplificador diferencial (GBW = 3MHz, $C_L = 10\text{pF}$) conforme os pontos A e C da tabela (5.17): (a) ganho; (b) fase.



(a)



(b)

Tab. 5.19. Especificações para o projeto de um OTA Miller.

Especificação	Valor
C_C	1pF
g_{m1}	18.85 μ A/V
g_{m6}	650 μ A/V
f_{p2}	10.34MHz
f_z	103.45MHz

Para o projeto dos transistores de entrada T_1 e T_2 , a obtenção do espaço de projeto foi realizada a partir das especificações determinadas para o caso Transconductor, como indicado na tabela (5.20). Novamente, é utilizada como frequência de corte mínima $f_{Tmin} = 5GBW$.

Tab. 5.20. Especificações utilizadas para a obtenção do espaço de projeto para os transistores de entrada do amplificador de transcondutância.

Especificação	Valor
g_m [μ A/V]	18.85
f_{Tmin} [MHz]	15
i_{fmin}	1
i_{fmax}	100
L_{min} [μ m]	0.8
n	1.3
V_E [V/ μ m]	5.3

Considerando novamente a tecnologia AMS 0.8 μ m, foram utilizados os parâmetros das tabelas (5.5) e (5.6) e as especificações indicadas na tabela (5.20). A partir desses valores, foi determinado o espaço de projeto apresentado na figura (5.13).

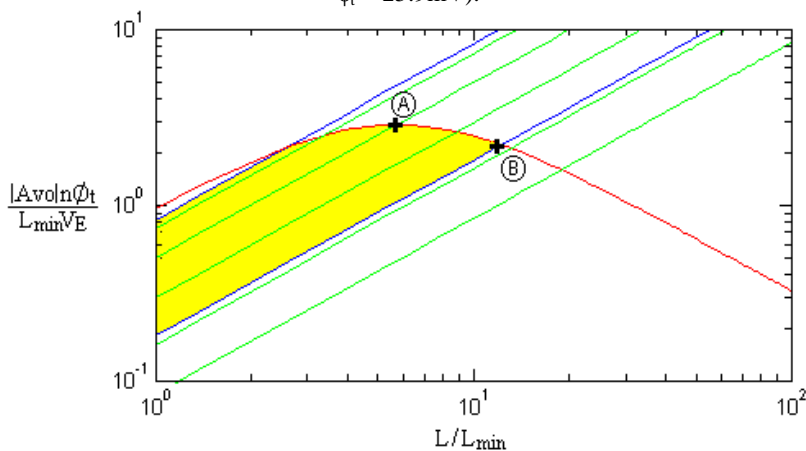
Após a aquisição do espaço de projeto, foram escolhidos dois pontos, tomando como referência o nível de inversão: um para $i_f = 8$ (A), onde ganho de tensão apresentado é maior, e outro no limiar da inversão moderada com a forte (B). As características relativas a cada um dos pontos encontram-se na tabela (5.21).

Tomando-se como base o procedimento sugerido em [01], para cada um dos pontos selecionados foi projetado um espelho de corrente, levando-se em conta os transistores T_7 e T_8 .

Considerando o ponto A do espaço de projeto dos transistores de entrada e empregando a opção Espelho de Corrente, calculou-se o espaço de projeto dos transistores do espelho em questão, utilizando as especificações apresentadas na tabela (5.22) e os parâmetros das tabelas

(5.5) e (5.6).

Fig. 5.13. Espaço de projeto para os transistores canal P da entrada do OTA Miller (GBW = 3MHz, $C_L=10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxp}} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0p} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{Ep}} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



Tab. 5.21. Parâmetros de projeto para os transistores canal P da entrada de um OTA Miller (GBW = 3MHz, $C_L=10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxp}} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0p} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{Ep}} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Parâmetro	A	B
f_T [MHz]	15	15.6
A_{VO}	360	272
i_f	7.7	99.2
I_D [μA]	1.2	3.5
g_m [$\mu\text{A}/\text{V}$]	18.85	18.85
g_m/I_D [V^{-1}]	15.10	5.40
V_{DSsat} [mV]	154	336
L [μm]	4.5	9.5
W [μm]	41.9	19.1
WL [μm^2]	188.55	181.45

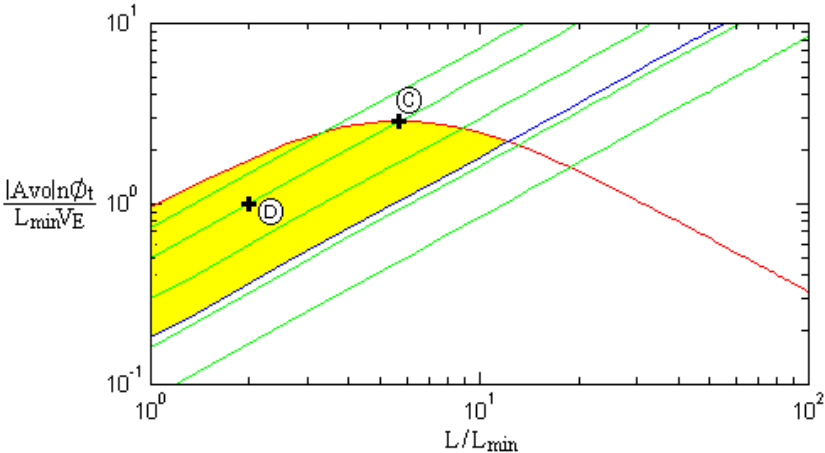
Na figura (5.14) é apresentado o gráfico contendo o espaço de projeto determinado pelo conjunto de especificações citado. Desse espaço foram selecionados dois pontos (C e D), cujas características

podem ser verificadas na tabela (5.23). Visando a máxima excursão de sinal e ganho possíveis, os pontos escolhidos encontram-se em inversão moderada, próximo ao limiar da inversão fraca.

Tab. 5.22. Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente T_7 e T_8 , considerando o par de entrada A do OTA Miller.

Especificação	Valor
I_D [μA]	2.5
$f_{T\text{min}}$ [MHz]	15
$i_{f\text{max}}$	100
L_{min} [μm]	0.8
n	1.3
V_E [V/ μm]	5.3

Fig. 5.14. Espaço de projeto para os transistores canal P do espelho de corrente T_7 e T_8 de um OTA Miller, considerando $I_D = 2.5\mu\text{A}$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\text{min}} = 0.8\mu\text{m}$, $C'_{\text{oxp}} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{\text{op}} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{Ep}} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



Tomando-se, então, o ponto B do espaço de projeto obtido para os transistores de entrada, foi calculado o espaço de projeto dos transistores do espelho T_7 e T_8 , cujas especificações utilizadas são apresentadas na tabela (5.24).

A partir dessas especificações foi determinado o espaço de projeto, como apresentado na figura (5.15). Para este espaço, foram,

novamente, selecionados dois pontos (E e F), cujos níveis de inversão são próximos aos dos pontos C e D. As características referentes aos pontos escolhidos são apresentadas na tabela (5.25).

Tab. 5.23. Parâmetros de projeto para os transistores canal P do espelho de corrente T_7 e T_8 de um OTA Miller, considerando $I_D = 2.5\mu\text{A}$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxp}} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0p} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{Ep}} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Parâmetro	C	D
f_T [MHz]	15.0	123
A_{VO}	360	126
i_f	8.2	8.1
I_D [μA]	2.5	2.5
g_m [$\mu\text{A}/\text{V}$]	36.92	37.05
g_m/I_D [V^{-1}]	14.77	14.82
V_{DSsat} [mV]	156	156
L [μm]	4.6	1.6
W [μm]	80.3	28.2
WL [μm^2]	368.38	45.12

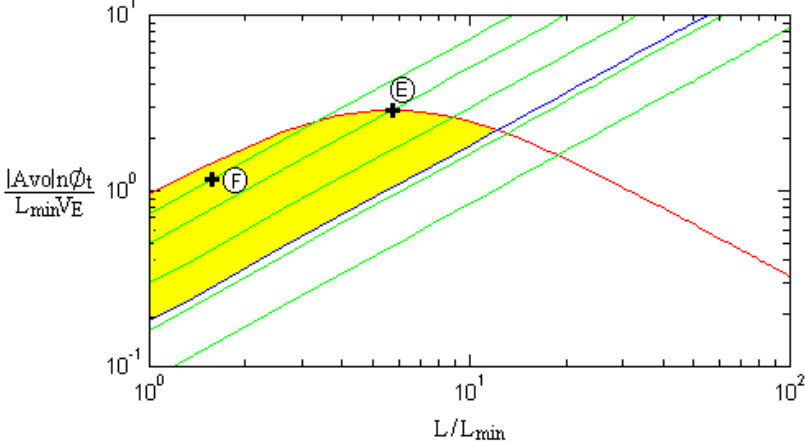
Tab. 5.24. Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente T_7 e T_8 , considerando o par de entrada B do OTA Miller.

Especificação	Valor
I_D [μA]	7.0
$f_{T\min}$ [MHz]	15
$i_{f\max}$	100
L_{\min} [μm]	0.8
n	1.3
V_E [$\text{V}/\mu\text{m}$]	5.3

Para o projeto do espelho de corrente T_3 e T_4 , foram considerados, mais uma vez, os pontos A e B, para os transistores de entrada. Tomando-se, primeiramente, como referência o ponto A, foram utilizadas as especificações apresentadas na tabela (5.26), juntamente com os parâmetros tecnológicos das tabelas (5.5) e (5.5).

Através dessas especificações obteve-se o espaço de projeto da figura (5.16), no qual foram selecionados dois pontos (G e H), tomando como referência um nível de inversão mais elevado, com o propósito de garantir o casamento dos transistores [06].

Fig. 5.15. Espaço de projeto para os transistores canal P do espelho de corrente T_7 e T_8 de um OTA Miller, considerando $I_D = 7.0\mu\text{A}$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxp}} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{\text{op}} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{Ep}} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



Tab. 5.25. Parâmetros de projeto para os transistores canal P do espelho de corrente T_7 e T_8 de um OTA Miller, considerando $I_D = 7.0\mu\text{A}$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxp}} = 2.12\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{\text{op}} = 190 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 5.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Parâmetro	E	F
f_T [MHz]	15.0	74.8
A_{VO}	360	146
i_f	8.2	2.3
I_D [μA]	7.0	7.0
g_m [$\mu\text{A}/\text{V}$]	103.04	148.04
g_m/I_D [V^{-1}]	14.76	21.21
V_{DSsat} [mV]	156	124
L [μm]	4.6	1.3
W [μm]	224.1	228.5
WL [μm^2]	1030.90	297.05

As características e parâmetros de projeto para cada um dos pontos escolhidos são apresentados na tabela (5.27).

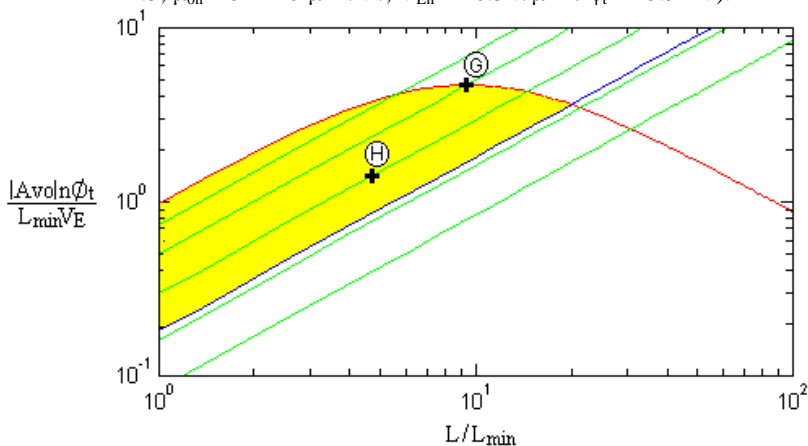
Realizando o mesmo procedimento, considerando agora o transistor de entrada obtido para o ponto B da figura (5.13), foram

empregadas as especificações mostradas na tabela (5.28), resultado no espaço de projeto da figura (5.17).

Tab. 5.26. Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente T_3 e T_4 , considerando o par de entrada A do OTA Miller.

Especificação	Valor
I_D [μA]	1.25
$f_{T\min}$ [MHz]	15
$i_{f\max}$	100
L_{\min} [μm]	0.8
N	1.3
V_E [V/ μm]	10.3

Fig. 5.16. Espaço de projeto para os transistores canal N do espelho de corrente T_3 e T_4 de um OTA Miller, considerando $I_D = 1.25\mu\text{A}$ (GBW = 3MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{En} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



No gráfico traçado foram escolhidos outros dois pontos (I e J), levando-se em consideração níveis de inversão próximos àqueles determinados para o espelho de corrente do par de entrada A. Na tabela (5.29) são apresentadas as características relativas a cada um dos pontos marcados no gráfico.

Para o projeto do transistor T_6 , supondo uma transcondutância $g_{m6} = 650\mu\text{A}/\text{V}$, a fim de que seja garantida a margem de fase, como explicado anteriormente, e com o objetivo de fazer com que os níveis de

inversão dos transistores T_6 e T_3 sejam os mesmos [01], foi calculado o valor aproximado da corrente requerida para essa condição.

Tab. 5.27. Parâmetros de projeto para os transistores canal N do espelho de corrente T_3 e T_4 de um OTA Miller, considerando $I_D = 1.25\mu\text{A}$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Parâmetro	G	H
f_T [MHz]	15.1	139.6
A_{VO}	1147	344
i_f	8.1	32.3
I_D [μA]	1.25	1.25
g_m [$\mu\text{A}/\text{V}$]	18.55	10.90
g_m/I_D [V^{-1}]	14.84	8.72
V_{DSsat} [mV]	155	227
L [μm]	7.5	3.8
W [μm]	23.9	3.0
WL [μm^2]	179.25	11.4

Tab. 5.28. Especificações utilizadas para a obtenção do espaço de projeto para o espelho de corrente T_3 e T_4 , considerando o par de entrada B do OTA Miller.

Especificação	Valor
I_D [μA]	3.5
$f_{T\min}$ [MHz]	15
$i_{f\max}$	100
L_{\min} [μm]	0.8
N	1.3
V_E [V/ μm]	10.3

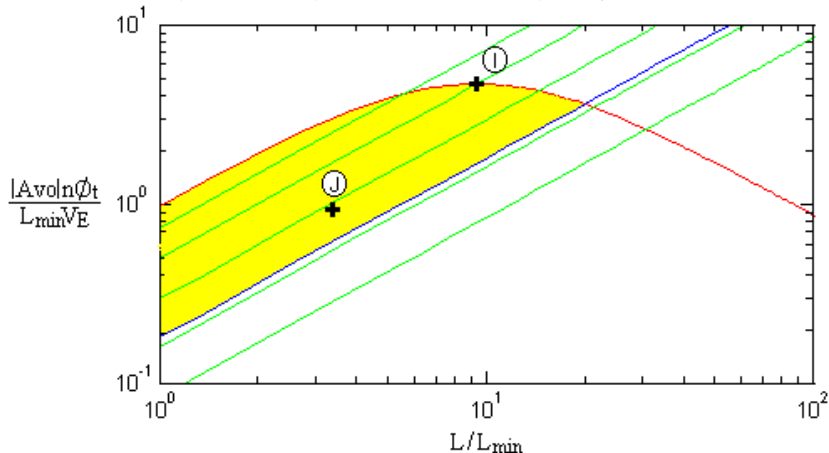
Considerando-se $i_{f6} \approx 8$, tem-se as especificações conforme a tabela (5.30), as quais foram aplicadas ao caso Amplificador II da ferramenta desenvolvida.

A partir dessas especificações, foi calculado e obtido o espaço de projeto mostrado na figura (5.18). Com a ajuda do gráfico, selecionou-se um ponto (L) para um nível de inversão próximo a oito, cujos parâmetros de projeto são mostrados na tabela (5.31).

Adotando-se o mesmo procedimento para o nível de inversão $i_{f6} \approx 32$, foi calculada a corrente de dreno, utilizada, então, como

especificação para o projeto. As especificações para esse transistor encontram-se na tabela (5.32).

Fig. 5.17. Espaço de projeto para os transistores canal N do espelho de corrente T_3 e T_4 de um OTA Miller, considerando $I_D = 3.5\mu\text{A}$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{\text{on}} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



Tab. 5.29. Parâmetros de projeto para os transistores canal N do espelho de corrente T_3 e T_4 de um OTA Miller, considerando $I_D = 3.5\mu\text{A}$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{\text{on}} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Parâmetro	I	J
f_T [MHz]	15.1	303.6
A_{VO}	1147	229
i_f	8.1	37.8
I_D [μA]	3.5	3.5
g_m [$\mu\text{A}/\text{V}$]	51.77	28.63
g_m/I_D [V^{-1}]	14.83	8.20
V_{DSsat} [mV]	155	239
L [μm]	7.5	2.7
W [μm]	66.7	5.1
WL [μm^2]	500.25	13.77

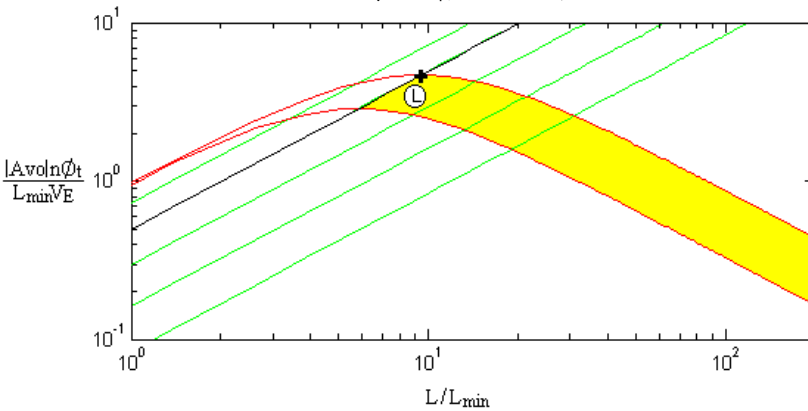
Depois de determinado o espaço de projeto para o conjunto de especificações, como mostrado na figura (5.19), foi escolhido um ponto

(M), considerando o nível de inversão, ou seja, $i_{f6} \approx 32$. Os parâmetros de projeto calculados para o ponto selecionado encontram-se na tabela (5.33).

Tab. 5.30. Especificações utilizadas para a obtenção do espaço de projeto para o transistor T_6 do OTA Miller, considerando $i_{f6} \approx 8$.

Especificação	Valor
g_m [$\mu\text{A}/\text{V}$]	650
$f_{T\min}$ [MHz]	15
$f_{T\max}$ [MHz]	40
$I_{D\min}$ [μA]	43.8
L_{\min} [μm]	0.8
N	1.3
V_E [$\text{V}/\mu\text{m}$]	10.3

Fig. 5.18. Espaço de projeto para o transistor canal N T_6 de um OTA Miller, considerando $i_{f6} \approx 8$ (GBW = 3MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{E_n} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



Considerando-se, ainda, $i_{f6} \approx 38$, e adotando-se o mesmo procedimento anteriormente realizado, têm-se as especificações de acordo com a tabela (5.34).

Utilizando-se as especificações acima, foi obtido o espaço de projeto mostrado na figura (5.20). Selecionou-se, então, um ponto (N) para um nível de inversão $i_{f6} \approx 38$, cujos parâmetros de projeto são mostrados na tabela (5.35).

Tab. 5.31. Parâmetros de projeto para o transistor canal N T_6 de um OTA Miller, considerando $i_{f6} \approx 8$ (GBW = 3MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_i = 25.9\text{mV}$).

Parâmetro	Transistor (L)
f_T [MHz]	15.5
A_{VO}	1133
i_f	8.3
I_D [μA]	44.3
g_m [$\mu\text{A}/\text{V}$]	650
g_m/I_D [V^{-1}]	14.67
V_{DSsat} [mV]	157
L [μm]	7.5
W [μm]	818.6
WL [μm^2]	6139.5

Tab. 5.32. Especificações utilizadas para a obtenção do espaço de projeto para o transistor T_6 do OTA Miller, considerando $i_{f6} \approx 32$.

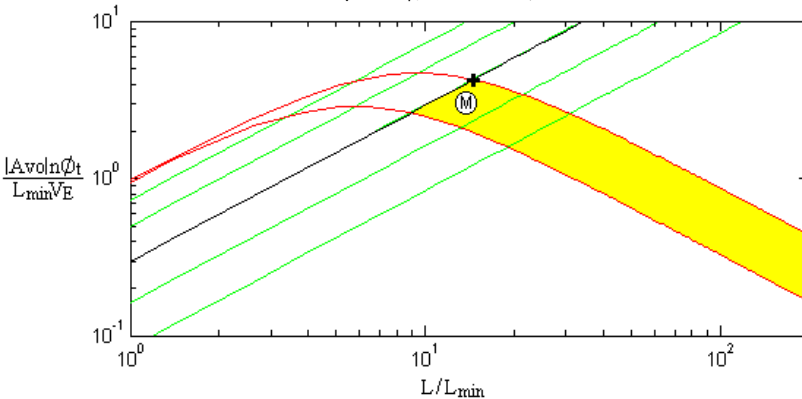
Especificação	Valor
g_m [$\mu\text{A}/\text{V}$]	650
$f_{T\min}$ [MHz]	15
$f_{T\max}$ [MHz]	40
$I_{D\min}$ [μA]	74.1
L_{\min} [μm]	0.8
N	1.3
V_E [$\text{V}/\mu\text{m}$]	10.3

Finalmente, para o projeto do transistor T_5 foi determinado que o nível de inversão utilizado seria o mesmo que o do transistor T_7 [01]. Assim, considerando-se que as correntes I_{D5} e I_{D6} são as mesmas e supondo os níveis de inversão $i_{f5} = i_{f7}$, foi possível calcular a relação entre as razões de aspecto para os referidos transistores. Essas razões são apresentadas na tabela (5.36) juntamente com os conjuntos de transistores projetados e com as combinações possíveis para um amplificador de transcondutância Miller.

Considerando as possíveis combinações de transistores, é esboçado na figura (5.21) um esquema de projeto para os amplificadores obtidos. Com o auxílio desse diagrama, foram realizadas simulações para todos os OTA's, utilizando o simulador SMASH e considerando

novamente os parâmetros para a tecnologia AMS 0.8 μm para o modelo ACM, conforme consta no Apêndice A. Os resultados teóricos e simulados são apresentados na tabela (5.37).

Fig. 5.19. Espaço de projeto para o transistor canal N T_6 de um OTA Miller, considerando $i_{f6} \approx 32$ (GBW = 3MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $v_{\text{em}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



Tab. 5.33. Parâmetros de projeto para o transistor canal N T_6 de um OTA Miller, considerando $i_{f6} \approx 32$ (GBW = 3MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{E_n} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

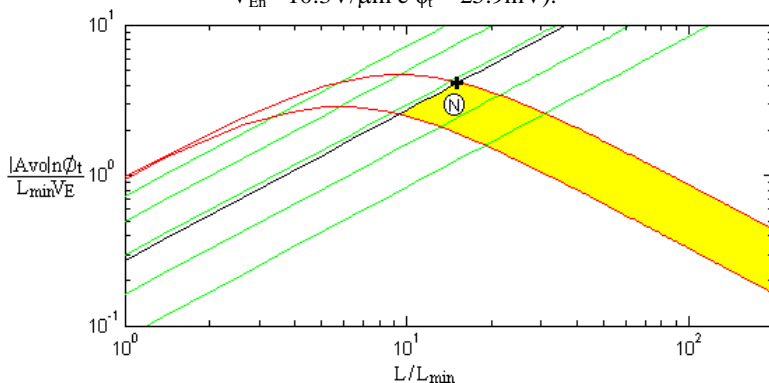
Parâmetro	Transistor (M)
f_T [MHz]	15.2
A_{VO}	1040
i_f	33.0
I_D [μA]	74.7
g_m [$\mu\text{A}/\text{V}$]	650
g_m/I_D [V^{-1}]	8.7
$V_{DS\text{sat}}$ [mV]	228
L [μm]	11.8
W [μm]	538.4
WL [μm^2]	6245.4

Nas figuras (5.22) e (5.23) são apresentadas as respostas em frequência para os amplificadores denominados OTA 4 e OTA 7, respectivamente.

Tab. 5.34. Especificações utilizadas para a obtenção do espaço de projeto para o transistor T_6 do OTA Miller, considerando $i_{f6} \approx 38$.

Especificação	Valor
g_m [$\mu\text{A}/\text{V}$]	650
$f_{T\min}$ [MHz]	15
$f_{T\max}$ [MHz]	40
$I_{D\min}$ [μA]	79.8
L_{\min} [μm]	0.8
n	1.3
V_E [$\text{V}/\mu\text{m}$]	10.3

Fig. 5.20. Espaço de projeto para o transistor canal N T_6 de um OTA Miller, considerando $i_{f6} \approx 38$ ($\text{GBW} = 3\text{MHz}$, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $Mf = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{En} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).



Verificou-se que os resultados teóricos e simulados foram próximos. A análise da diferença observada deve levar em conta que os efeitos extrínsecos e de canal curto foram desconsiderados para o projeto dos amplificadores.

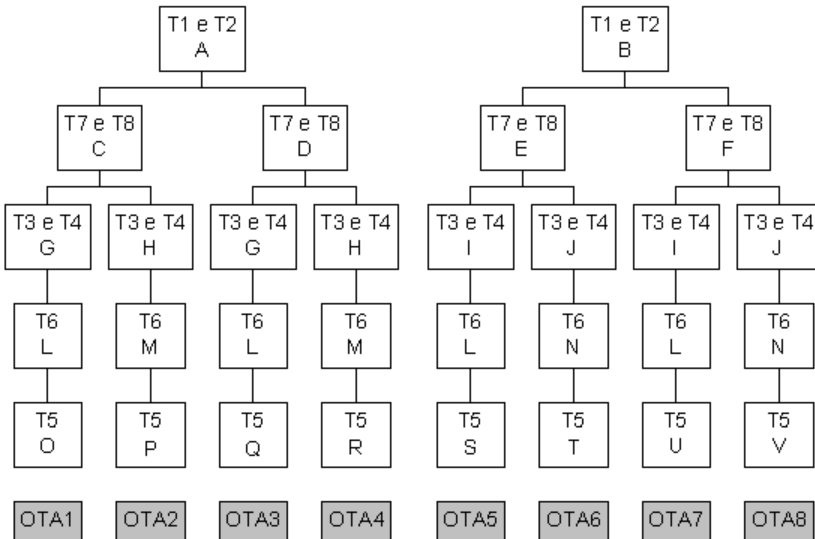
Uma vez que a realização do projeto com o auxílio do MOSVIEW desconsiderou efeitos extrínsecos e de canal curto, e adotou um valor aproximado para a tensão de Early, as características obtidas para os amplificadores através das simulações são muito próximas do esperado. Comparando-se os amplificadores cujos transistores T_1 , T_2 , T_3 , T_4 e T_6 são iguais (OTA1 e OTA3, OTA2 e OTA4, OTA5 e OTA7, OTA6 e OTA8), os parâmetros do amplificador podem ser caracterizados de acordo com o nível de inversão dos transistores T_7 e T_8 . Dessa forma, os amplificadores cujo nível de inversão de T_7 é maior

apresentam um ganho e área maiores, enquanto a corrente total é menor.

Tab. 5.35. Parâmetros de projeto para o transistor canal N T_6 de um OTA Miller, considerando $i_{f6} \approx 38$ (GBW = 3MHz, $C_L = 10\text{pF}$, $C_C = 1\text{pF}$, $M_f = 60^\circ$, $L_{\min} = 0.8\mu\text{m}$, $C'_{\text{oxn}} = 2.18\text{fF}/\mu\text{m}^2$, $n = 1.3$, $\mu_{0n} = 514 \cdot 10^8 \mu\text{m}^2/\text{Vs}$, $V_{\text{En}} = 10.3\text{V}/\mu\text{m}$ e $\phi_t = 25.9\text{mV}$).

Parâmetro	Transistor (N)
f_T [MHz]	15.3
A_{VO}	1018
i_f	37.7
I_D [μA]	78.9
g_m [$\mu\text{A}/\text{V}$]	650
g_m/I_D [V^{-1}]	8.24
V_{DSSat} [mV]	238
L [μm]	12.0
W [μm]	515.5
WL [μm^2]	6186.0

Fig. 5.21. Combinação de transistores para o projeto de amplificadores OTA.



É importante ressaltar que os exemplos aqui apresentados, não são tidos como os melhores projetos para as topologias de amplificadores apresentadas.

Tab. 5.36. Combinações de transistores projetados para um amplificador de transcondutância Miller.

T_1 e T_2	T_7 e T_8	T_3 e T_4	T_6	T_5	
A: $W = 41.9\mu\text{m}$ $L = 4.5\mu\text{m}$ $I_D = 1.25\mu\text{A}$ $i_f = 7.7$	C: $W = 80.3\mu\text{m}$ $L = 7.3\mu\text{m}$ $I_D = 2.5\mu\text{A}$ $i_f = 8.2$	G: $W = 23.9\mu\text{m}$ $L = 7.5\mu\text{m}$ $I_D = 1.25\mu\text{A}$ $i_f = 8.1$	L: $W = 818.6\mu\text{m}$ $L = 7.5\mu\text{m}$ $I_D = 44.3\mu\text{A}$ $i_f = 8.3$	O: $W = 2245.5\mu\text{m}$ $L = 7.3\mu\text{m}$ $(\approx 28T_7)$	
		H: $W = 3.0\mu\text{m}$ $L = 3.8\mu\text{m}$ $I_D = 1.25\mu\text{A}$ $i_f = 32.3$	M: $W = 538.4\mu\text{m}$ $L = 11.8\mu\text{m}$ $I_D = 74.7\mu\text{A}$ $i_f = 33.0$	P: $W = 3786.5\mu\text{m}$ $L = 7.3\mu\text{m}$ $(\approx 47T_7)$	
	D: $W = 28.2\mu\text{m}$ $L = 1.6\mu\text{m}$ $I_D = 2.5\mu\text{A}$ $i_f = 8.1$	G: $W = 23.9\mu\text{m}$ $L = 7.5\mu\text{m}$ $I_D = 1.25\mu\text{A}$ $i_f = 8.1$	L: $W = 818.6\mu\text{m}$ $L = 7.5\mu\text{m}$ $I_D = 44.3\mu\text{A}$ $i_f = 8.3$	Q: $W = 498.2\mu\text{m}$ $L = 1.6\mu\text{m}$ $(\approx 18T_7)$	
		H: $W = 3.0\mu\text{m}$ $L = 3.8\mu\text{m}$ $I_D = 1.25\mu\text{A}$ $i_f = 32.3$	M: $W = 538.4\mu\text{m}$ $L = 11.8\mu\text{m}$ $I_D = 74.7\mu\text{A}$ $i_f = 33.0$	R: $W = 835.7\mu\text{m}$ $L = 1.6\mu\text{m}$ $(\approx 30T_7)$	
	B: $W = 19.1\mu\text{m}$ $L = 9.5\mu\text{m}$ $I_D = 3.5\mu\text{A}$ $i_f = 99.2$	E: $W = 224.1\mu\text{m}$ $L = 4.6\mu\text{m}$ $I_D = 7.0\mu\text{A}$ $i_f = 8.2$	I: $W = 66.7\mu\text{m}$ $L = 7.5\mu\text{m}$ $I_D = 3.5\mu\text{A}$ $i_f = 8.1$	L: $W = 818.6\mu\text{m}$ $L = 7.5\mu\text{m}$ $I_D = 44.3\mu\text{A}$ $i_f = 8.3$	S: $W = 1115.0\mu\text{m}$ $L = 4.6\mu\text{m}$ $(\approx 5T_7)$
			J: $W = 5.1\mu\text{m}$ $L = 2.7\mu\text{m}$ $I_D = 3.5\mu\text{A}$ $i_f = 37.8$	N: $W = 515.1\mu\text{m}$ $L = 12.0\mu\text{m}$ $I_D = 78.9\mu\text{A}$ $i_f = 37.7$	T: $W = 2519.9\mu\text{m}$ $L = 4.6\mu\text{m}$ $(\approx 11T_7)$
F: $W = 228.5\mu\text{m}$ $L = 1.3\mu\text{m}$ $I_D = 7.0\mu\text{A}$ $i_f = 2.3$		I: $W = 66.7\mu\text{m}$ $L = 7.5\mu\text{m}$ $I_D = 3.5\mu\text{A}$ $i_f = 8.1$	L: $W = 818.6\mu\text{m}$ $L = 7.5\mu\text{m}$ $I_D = 44.3\mu\text{A}$ $i_f = 8.3$	U: $W = 1425.7\mu\text{m}$ $L = 1.3\mu\text{m}$ $(\approx 6T_7)$	
		J: $W = 5.1\mu\text{m}$ $L = 2.7\mu\text{m}$ $I_D = 3.5\mu\text{A}$ $i_f = 37.8$	N: $W = 515.1\mu\text{m}$ $L = 12.0\mu\text{m}$ $I_D = 78.9\mu\text{A}$ $i_f = 37.7$	V: $W = 2539.2\mu\text{m}$ $L = 1.3\mu\text{m}$ $(\approx 11T_7)$	

Fig. 5.22. Resposta em frequência do OTA 4
($GBW = 5\text{MHz}$, $C_L = 10\text{pF}$, $C_L = 1\text{pF}$).

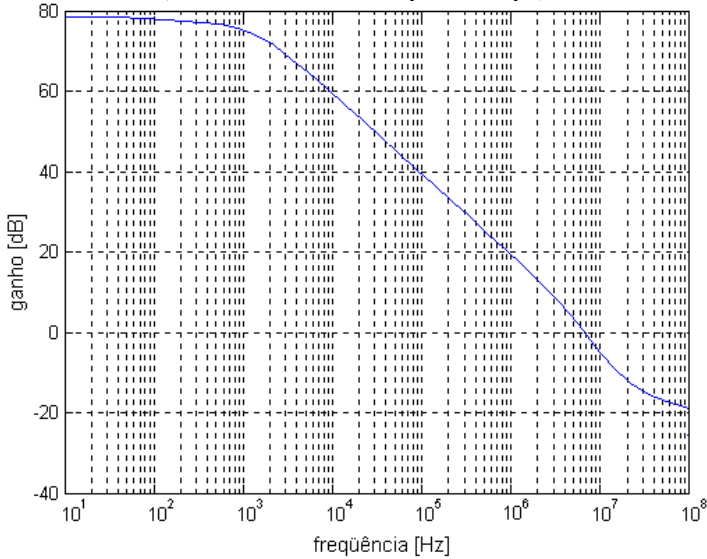
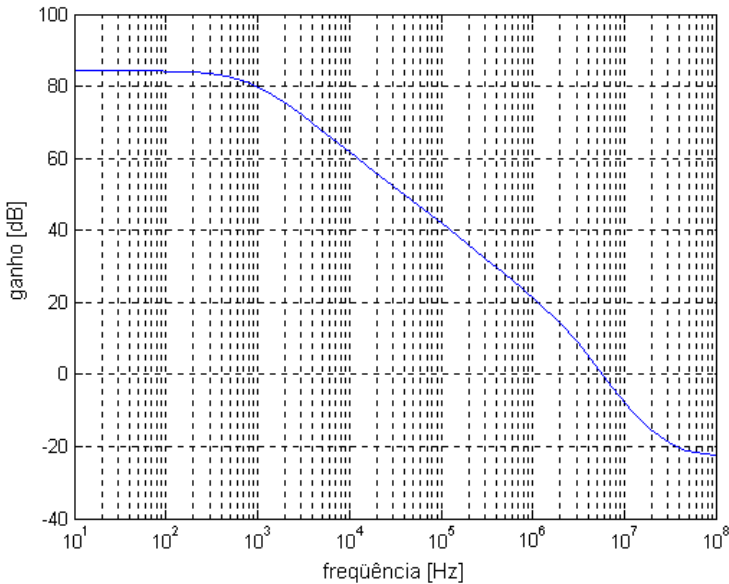


Fig. 5.23. Resposta em frequência do OTA 7
($GBW = 5\text{MHz}$, $C_L = 10\text{pF}$, $C_L = 1\text{pF}$).



Tab. 5.37. Simulações dos amplificadores projetados.

Amplificador	Parâmetro	Teórico	Simulado
OTA 1	g_{m1} [$\mu\text{A/V}$]	18.85	20.7
	g_{m6} [$\mu\text{A/V}$]	650	643
	A_{VO} [dB]	100.3	100.3
	GBW [MHz]	3.0	3.2
	Mf	72.2°	68°
	ΣWL [μm^2]	24439.63	24439.63
	I_{tot} [μA]	49.3	49.1
OTA 2	g_{m1} [$\mu\text{A/V}$]	18.85	20.7
	g_{m6} [$\mu\text{A/V}$]	650	538.3
	A_{VO} [dB]	95.1	94
	GBW [MHz]	3.0	3.2
	Mf	72.2°	65°
	ΣWL [μm^2]	35566.85	35566.85
	I_{tot} [μA]	79.7	67.8
OTA 3	g_{m1} [$\mu\text{A/V}$]	18.85	25.3
	g_{m6} [$\mu\text{A/V}$]	650	779.6
	A_{VO} [dB]	89.7	92.5
	GBW [MHz]	3.0	2.1
	Mf	72.2°	68°
	ΣWL [μm^2]	7762.46	7762.46
	I_{tot} [μA]	49.3	71.52
OTA 4	g_{m1} [$\mu\text{A/V}$]	18.85	25.0
	g_{m6} [$\mu\text{A/V}$]	650	638.9
	A_{VO} [dB]	83.7	82.1
	GBW [MHz]	3.0	1.8
	Mf	72.2°	66°
	ΣWL [μm^2]	8180.38	8180.38
	I_{tot} [μA]	79.7	91.21
OTA 5	g_{m1} [$\mu\text{A/V}$]	18.85	19.4
	g_{m6} [$\mu\text{A/V}$]	650	512
	A_{VO} [dB]	93.0	90
	GBW [MHz]	3.0	2.8
	Mf	72.2°	67°
	ΣWL [μm^2]	14693.62	14693.62
	I_{tot} [μA]	58.3	55.79

Tab. 5.37. Simulações dos amplificadores projetados (Conclusão).

Amplificador	Parâmetro	Teórico	Simulado
OTA 6	g_{m1} [$\mu\text{A}/\text{V}$]	18.85	19.4
	g_{m6} [$\mu\text{A}/\text{V}$]	650	545.3
	A_{VO} [dB]	84.2	82.1
	GBW [MHz]	3.0	2.9
	Mf	72.2°	65°
	ΣWL [μm^2]	20224.9	20224.9
	I_{tot} [μA]	92.9	81.7
OTA 7	g_{m1} [$\mu\text{A}/\text{V}$]	18.85	25.2
	g_{m6} [$\mu\text{A}/\text{V}$]	650	888.3
	A_{VO} [dB]	83.7	78.9
	GBW [MHz]	3.0	2.1
	Mf	72.2°	68°
	ΣWL [μm^2]	9950.41	9950.41
	I_{tot} [μA]	58.3	103.5
OTA 8	g_{m1} [$\mu\text{A}/\text{V}$]	18.85	25.2
	g_{m6} [$\mu\text{A}/\text{V}$]	650	725.6
	A_{VO} [dB]	74.3	64.4
	GBW [MHz]	3.0	2.1
	Mf	72.2°	67°
	ΣWL [μm^2]	10466.7	10466.7
	I_{tot} [μA]	92.9	135.1

Assim, o objetivo dos exemplos é simplesmente a apresentação de um projeto de amplificadores auxiliado pela ferramenta desenvolvida. Cabe ao usuário, a partir das especificações desejadas, analisar e escolher os melhores compromissos e características para cada projeto, determinando assim o critério a ser adotado.

6 CONCLUSÃO

Sabe-se que os circuitos analógicos MOS podem ter seu desempenho e características, tais como ganho de tensão e resposta em frequência, descritos através do nível de inversão, que é uma representação numérica do regime de operação dos transistores. A partir dessa propriedade dos transistores, foi desenvolvida uma ferramenta gráfica utilizando um *software* comercial, a fim de auxiliar no projeto de transistores analógicos MOS. Com a ajuda deste instrumento, o usuário pode analisar os compromissos e desenvolver uma intuição acerca do dimensionamento de transistores para circuitos analógicos.

Utilizando a ferramenta desenvolvida, foram projetadas e analisadas algumas topologias de circuitos amplificadores, tais como o amplificador elementar fonte-comum, o amplificador diferencial e o amplificador de transcondutância Miller.

Verificou-se que a ferramenta permite uma prática visualização do espaço de projeto e das diversas características para um ponto escolhido. Além disso, oferece flexibilidade na escolha de especificações (quatro possíveis opções) e parâmetros tecnológicos, bem como a possibilidade de armazenamento das informações e características em arquivos de dados. Entretanto, apresenta problemas quanto ao tempo de processamento, devido a atualização da interface gráfica para algumas especificações.

Sugere-se para versões futuras, a implementação da ferramenta utilizando outra linguagem de programação. Além disso, uma versão futura deve levar em consideração modelos mais apropriados dos efeitos de segunda ordem (canal curto) e de variações de temperatura, bem como fazer análise de *mismatch* e de ruído.

REFERÊNCIAS BIBLIOGRÁFICAS

- [01] PINTO, R. L. O., **Metodologia de Projeto de Amplificadores CMOS**, Dissertação de Mestrado, UFSC, Florianópolis, Julho de 1997.
- [02] PINTO, R. L. O.; SCHNEIDER, M. C.; GALUP-MONTORO, C., **Sizing of MOS Transistors for Amplifiers Design**, In: IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (May 2000: Geneva, Switzerland), Proceedings, Switzerland, 2000. p. 185-188.
- [03] PINTO, R. L. O.; SCHNEIDER, M. C.; GALUP-MONTORO, C., **Optimum design of MOS amplifiers**, In: BRAZILIAN SYMPOSIUM ON INTEGRATED CIRCUIT DESIGN (12. : Sep.-Oct.: Natal, Rio Grande do Norte), Proceedings, Rio Grande do Norte, 1999. pp. 56-59.
- [04] PINTO, R. L. O.; CUNHA, A. I. A.; SCHNEIDER, M. C.; GALUP-MONTORO, C., **An amplifier design methodology derived from a MOSFET current-based model**, In: IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (June 1998: Monterey, CA, USA), Proceedings, USA, 1998. pp. I-301 – I-304.
- [05] SANTOS, H. C. M.; CUNHA, A. I. A., **CMOS OTA sizing using ACM model in a graphical approach**, In: 15th SYMPOSIUM ON INTEGRATED CIRCUITS AND SYSTEM DESIGN (September 2002: Porto Alegre, RS, Brazil), Proceedings, Brazil, 2002.
- [06] SILVEIRA; F. FLANDRE, D.; JESPERS, P. G. A., **A g_m/I_D based methodology for the design of CMO analog circuits and its application to the synthesis of a Silicon-on-Insulator micropower OTA**, IEEE Journal of Solid-State Circuits, New York, vol. 31, n° 09, p.1314-1319, September1996.
- [07] JESPERS, P. G. A., **OpAmp, In Interfacing Microsystems Course**, IberChip (Mar. 2001: Montevideo, Uruguay), Uruguay, 2001.
- [08] CUNHA, A. I. A., **Um modelo do transistor MOS para projeto de circuitos integrados**, Tese de Doutorado, UFSC, Florianópolis, Dezembro 1996.
- [09] CUNHA, A. I. A.; SCHNEIDER, M. C.; GALUP-MONTORO, C.,

An MOS transistor model for analog circuit design, IEEE Journal of Solid-State Circuits, New York, vol. 33, n° 10, p.1510-1519, October 1998.

[10] CUNHA, A. I. A.; SCHNEIDER, M. C.; GALUP-MONTORO, C., **An Explicit Physical Model for the Long-Chanel MOS Transistor Including Small-Signal Parameters**, Solid-State Electronics, New York, vol. 38, no 11, pp 1945-1952, November 1995.

[11] GALUP-MONTORO, C.; SCHNEIDER, M. C.; CUNHA, A. I. A.; **A Current-Based MOSFET Model for Integrated Circuit Design**, In: SÁNCHEZ-SINENCIO, E.; ANDREOU, A. Low-Voltage/Low-Power Integrated Circuits and Systems, New York: IEEE Press, August 1998. pp. 7-55.

[12] GALUP-MONTORO, C.; SCHNEIDER, M. C.; COITINHO, R. M., **Resizing Rules for MOS Analog-Design Reuse**, IEEE Design & Test of Computers, New York, vol. 19, n° 02, p.50-58, March-April 2002.

[13] TSIVIDIS, Y., **Operation and modeling of the MOS transistor**, 2nd edition, New York: McGraw-Hill, 1999.

[14] MatLab, **Creating Graphical Users Interfaces Version 6 Manual**. The MathWorks, Inc. Natick, MA, Nov. 2000.

[15] MatLab, **MatLab Graphical Users Interface Manual**. Disponível por WWW em http://www.mathworks.com/access/helpdesk/help/pdf_doc/matlab/build_gui.pdf (10.02.2003).

[16] SEDRA, A. S.; SMITH, K. C., **Microeletronic Circuits**. 3rd. ed. Fort Worth: Saunders College Publishing, 1991.

[17] BOYLESTAD, Robert L.; NASHELKY, Louis. **Dispositivos eletrônicos e teoria de circuitos**. 5.ed. Rio de Janeiro: Prentice-Hall do Brasil, 1994.

[18] ALLEN, P. E.; HOLBERG, D. R., **CMOS Analog Circuit Design**, Holt, Rinehart and Winston, 1987.

- [19] LAKER, K. R.; SANSEN, W. M., **Design of Analog Integrated Circuits and Systems**, McGraw-Hill, 1994.
- [20] FOTY, D.; BINKLEY, D.; BUCHER, M., **gm/ID-Based MOSFET Modeling and Modern Analog Design**, MIXDES (20 June 2002: Wrocaw, Poland), Poland, 2002.
- [21] HERSHENSON, M. M.; BOYD, S. P., **Optimal Design of a CMOS Op-Amp via Geometric Programming**, IEEE Trans. Computer-Aided Design, New York, vol. 20, n° 1, p.1-21, Jan. 2001.
- [22] MANDAL, P.; VISVANATHAN, V., **CMOS Op-Amp Sizing Using a Geometric Programming Formulation**, IEEE Trans. Computer-Aided Design, New York, vol. 20, n° 1, p.22-38, Jan. 2001.
- [23] DAEMS, W.; GIELEN, G.; SANSEN, W., **Simulation-based Automatic Generation of Signomial and Posynomial Performance Models for Analog Integrated Circuits Sizing**, In: 2001 INTERNATIONAL CONFERENCE ON COMPUTER-AIDED DESIGN (November 2001: San Jose, CA, USA), Proceedings, USA, 2001. pp. 70 – 74.
- [24] DAEMS, W.; GIELEN, G.; SANSEN, W., **An Efficient Optimization-based Technique to Generate Posynomial Performance Models for Analog Integrated Circuits**, In: 39th CONFERENCE ON DESIGN AUTOMATION (June 2002: New Orleans, Louisiana, USA), Proceedings, USA, 2002. pp. 431 – 436.
- [25] Dolphin Integration, **SMASH Users Manual**, Meylan, France, 1995.
- [26] Dolphin Integration Web site. Disponível por WWW em <http://www.dolphin.fr/> (10.03.2003).

APÊNDICE A – Planilhas do modelo da Organização

```

-----
*           Parâmetros ACM - AMS 0.8um
*           Extraídos a partir do BSIM 3v3
*           Modificado em 20/02/2002
*
-----
.MODEL MODN NMOS LEVEL=10
*----- ACM Model specific parameters -----
+ TOX=15.8E-9      UO=514          PHI=0.7
+ VTO=.767        GAMMA=0.69      SIGMA=3.2E-15
+ THETA=0.2       UCRIT=1.74E6    XJ=300E-9
+ LAMBDA=1.23     DL=-418E-9      DW=3.853E-7
*----- Parameters common to all model levels -----
+ CGDO=3.5E-10    CGSO=3.5E-10    CGBO=1.5E-10
+ CJ=2.9E-4       CJSW=2.3E-10
+ RSH=2.5E1       JS=1E-5
+ CJ=2.9E-4       CJSW=2.3E-10
+ MJ=4.6E-01     MJSW=3.3E-01
+ PB=8.6E-01
*
*
*-----
.MODEL MODP PMOS LEVEL=10
*----- ACM Model specific parameters -----
+ TOX=16.27E-9    UO=190          PHI=0.7
+ VTO=-0.677      GAMMA=0.463     SIGMA=8.9E-15
+ THETA=0.31      UCRIT=5.17E6    XJ=300E-9
+ LAMBDA=1.62     DL=-109.72E-9   DW=3.844E-07
*----- Parameters common to all model levels -----
+ CGDO=3.5E-10    CGSO=3.500E-10  CGBO=1.500E-10
+ CJ=2.9E-04      CJSW=2.300E-10
+ RSH=2.6E+01     JS=1E-5
+ CJ=2.9E-04      CJSW=2.300E-10
+ MJ=4.6E-01     MJSW=3.300E-01
+ PB=8.4E-01
*
*-----

```